

**'This Page Is Inserted by IFW Operations  
and is not a part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

 Includ

## MicroPatent® PatSearch FullText: Record 1 of 1

Search scope: USG USA EPA EPB WO JP; Full patent spec.

Years: 1971–2001

Text: Patent/Publication No.: JP08249183

[no drawing available]

[Download This Patent](#)[Family Lookup](#)[Citation Indicators](#)

[Go to first matching text](#)

**JP08249183 A2**

### EXECUTION FOR INFERENCE PARALLEL INSTRUCTION THREADS

INTERNATL BUSINESS MACH CORP <IBM>

Inventor(s): DUBEY PRADEEP KUMAR ;BARTON CHARLES MARSHALL ;CHUANG CHIAO-MEI ;LAM LINH HUE ;O'BRIAN JOHN KEVIN ;O'BRIAN KATHRYN MARY

Application No. 08011080 JP08011080 JP, Filed 19960125, Published 19960927

**Abstract:** PROBLEM TO BE SOLVED: To provide a central processing unit(CPU) inside a computer for making the inference parallel execution of plural instruction threads possible.

**SOLUTION:** This CPU uses a fork-interruption instruction added to the instruction set of the CPU and inserted in a program before execution time so as to indicate a latent future thread for parallel execution. The CPU is provided with an instruction cache provided with one or plural instruction cache ports, a bank composed of one or plural program counters, the bank composed of one or plural dispatchers, a thread management unit for processing inter-thread communication and abandoning the future thread violating dependency relation, a set of architectured registers in common to all the threads and a scheduler for scheduling the parallel execution of the instructions on one or plural function units inside the CPU.

Int'l Class: G06F00938;

Priority: US 95 383331 19950203

MicroPatent Reference Number: 000244344

COPYRIGHT: (C) 1996JPO

 Includ

For further information, please contact:  
Technical Support | Billing | Sales | General Information

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-249183

(43)公開日 平成8年(1996)9月27日

(51)Int.Cl.  
G 0 6 F 9/38識別記号  
3 7 0

府内整理番号

F I  
G 0 6 F 9/38技術表示箇所  
3 7 0 A

審査請求 未請求 請求項の数38 O L (全32頁)

(21)出願番号 特願平8-11080

(22)出願日 平成8年(1996)1月25日

(31)優先権主張番号 3 8 3 3 3 1

(32)優先日 1995年2月3日

(33)優先権主張国 米国(US)

(71)出願人 390009531

インターナショナル・ビジネス・マシンズ・コーポレイション  
INTERNATIONAL BUSINESSES MACHINES CORPORATION  
アメリカ合衆国10504、ニューヨーク州  
アーモンク(番地なし)(72)発明者 ブラデーブ・クマル・ダビー  
アメリカ合衆国10606 ニューヨーク州ホ  
ワイト・プレインズ マーティン・アベニ  
ュー 25 ナンバー 1015

(74)代理人 弁理士 合田 澄(外2名)

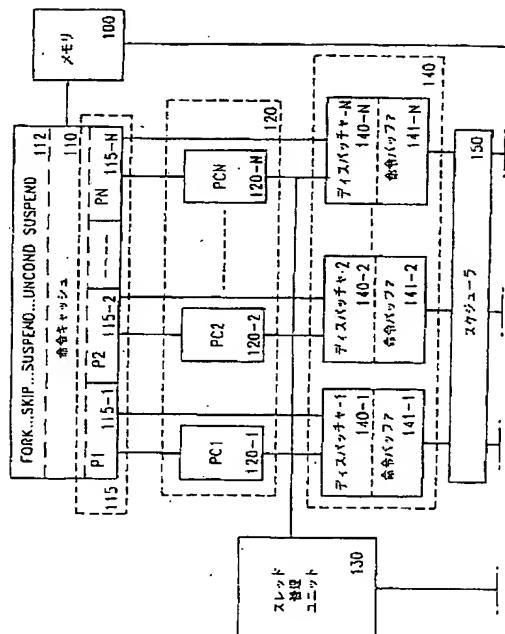
最終頁に続く

(54)【発明の名称】 推論並列命令スレッドの実行

## (57)【要約】

【課題】 複数の命令スレッドの推論並列実行を可能にする、コンピュータ内の中央演算処理装置(CPU)を提供する。

【解決手段】 このCPUは、CPUの命令セットに追加され、並列実行用の潜在的な将来スレッドを示すために実行時以前にプログラムに挿入される、フォーク-中断命令を使用する。このCPUは、1つまたは複数の命令キャッシュ・ポートを備えた命令キャッシュと、1つまたは複数のプログラム・カウンタからなるバンクと、1つまたは複数のディスパッチャからなるバンクと、スレッド間通信を処理し、依存関係に違反する将来スレッドを破棄するスレッド管理ユニットと、すべてのスレッドに共通する1組のアーキテクチャ化レジスタと、CPU内の1つまたは複数の機能ユニット上での命令の並列実行をスケジューリングするスケジューラとを有する。



## 【特許請求の範囲】

【請求項1】コンピュータ内の中央演算処理装置において、  
 a. 複数の命令を有する命令キャッシュ・メモリであって、その命令キャッシュが1つまたは複数の命令キャッシュ・ポートをさらに有する命令キャッシュ・メモリと、  
 b. 複数のプログラム・カウンタからなるプログラム・カウンタ・バンクであって、それぞれのプログラム・カウンタが命令キャッシュ内の1つまたは複数の命令を独立してアドレス指定し、アドレス指定した命令を命令キャッシュ・ポートの1つにポーティングすることができる、プログラム・カウンタ・バンクと、  
 c. 複数のディスパッチャからなり、それぞれのディスパッチャが命令バッファを1つずつ有し、それぞれのディスパッチャが1つまたは複数の命令キャッシュ・ポートから命令を受け取り、受け取った命令をその命令バッファに入れ、命令をデコードし、その関連バッファ内の命令間の依存関係を分析することができる、ディスパッチャ・バンクと、  
 d. それぞれのスレッドがプログラム・カウンタの1つを使用して実行した一連の命令シーケンスを有する、1つまたは複数のスレッドをフォークし、0または1つ以上のスレッド間通信を処理するスレッド管理ユニットと、  
 e. すべてのディスパッチャから命令を受け取り、1つまたは複数の機能ユニット上で実行するために命令をスケジューリングするスケジューラと、  
 f. すべてのスレッド内の命令によってアクセス可能な1つまたは複数のアーキテクチャ化レジスタからなる固定セットを含むレジスタ・ファイルとを含み、  
 それにより、1つまたは複数の命令スレッドが機能ユニットによって並列に実行されることを特徴とする、中央演算処理装置。

【請求項2】プログラム・カウンタ・バンク内のプログラム・カウンタの1つがメイン・スレッド内の命令を追跡し、メイン・スレッドが順次追跡順序で最も早いスレッドであることを特徴とする、請求項1に記載の装置。

【請求項3】1つまたは複数のディスパッチャが、そのディスパッチャが分析中に解決できない1つまたは複数の依存関係について推測し、スレッド管理ユニットが、1つまたは複数の推測の結果として、プログラム依存関係の違反のために将来スレッドのいづれかによって実行された1つまたは複数の命令を破棄する必要があるかどうかを判定することができ、スレッド管理ユニットがこのような違反命令を破棄することを特徴とする、請求項2に記載の装置。

【請求項4】スレッド管理ユニットは、FORK命令が検出されたときに指定のアドレスから始まる将来スレッドをフォークすることができ、FORK命令がコンパイル時に命

令スレッドに挿入され、FORK命令が1つまたは複数の将来スレッドの先頭を識別することを特徴とする、請求項3に記載の装置。

【請求項5】FORK命令が1つの命令コード・フィールドと1つまたは複数のアドレス・フィールドとを含み、それぞれのアドレスが将来スレッドの開始位置を識別することを特徴とする、請求項4に記載の装置。

【請求項6】FORK命令の命令コード・フィールドがビット0～5を含み、アドレス・フィールドがビット6～29を含み、拡張命令コード・フィールドがビット30と31とを含むことを特徴とする、請求項5に記載の装置。

【請求項7】スレッド管理ユニットは、FORK命令が検出されたときに指定のアドレスから始まる将来スレッドをフォークすることができ、UNCOND\_SUSPEND命令が検出されたときにその将来スレッドを無条件に中断し、FORK命令とUNCOND\_SUSPEND命令がコンパイル時に挿入されることを特徴とする、請求項3に記載の装置。

【請求項8】FORK命令が1つの命令コード・フィールドと1つまたは複数のアドレス・フィールドとを含み、それぞれのアドレスが将来スレッドの開始位置を識別し、UNCOND\_SUSPEND命令が1つの命令コード・フィールドを含むことを特徴とする、請求項7に記載の装置。

【請求項9】FORK命令の命令コード・フィールドがビット0～5を含み、アドレス・フィールドがビット6～29を含み、拡張命令コード・フィールドがビット30と31とを含み、UNCOND\_SUSPENDの命令コードがビット0～5を含む1つの1次命令コード・フィールドと、ビット21～31を含む1つの拡張命令コード・フィールドとを有することを特徴とする、請求項8に記載の装置。

【請求項10】1つまたは複数のSUSPEND命令を有し、将来スレッドの1つの実行中にSUSPEND命令が検出され、SUSPEND命令に関連するコンパイル時指定条件が実行時に偽と評価された場合にスレッド管理ユニットがSUSPEND命令に関連する依存性領域内の1組の命令の結果を破棄し、SUSPEND命令がコンパイル時に挿入されることを特徴とする、請求項7に記載の装置。

【請求項11】SUSPEND命令が、1つのSUSPEND命令コード・フィールドと、1つのモードビットと、1つの条件フィールドとを含むことを特徴とする、請求項10に記載の装置。

【請求項12】SUSPEND命令コードが、ビット0～5を含む1つの1次命令コード・フィールドと、ビット6を占有する1つのモード・フィールドと、ビット6～20を占有し、それぞれが2ビットの長さの7つの条件サブフィールドから構成される1つの条件フィールドと、ビット21～31を含む1つの拡張命令コード・フィールドとを有することを特徴とする、請求項11に記載の装置。

【請求項13】スレッド管理ユニットは、FORK\_SUSPEND

命令が検出されたときに指定のアドレスから始まる将来スレッドをフォークすることができ、FORK\_SUSPEND命令がコンパイル時に命令スレッドに挿入され、FORK\_SUSPEND命令が1組または複数組の命令を識別することができ、それぞれの組の命令がそれぞれの組の命令の有効実行を判定する関連条件を任意で有することを特徴とする、請求項3に記載の装置。

【請求項14】FORK\_SUSPEND命令が、1つの命令コード・フィールドと、1つのアドレス・フィールドと、1つまたは複数の条件フィールドとを含み、それぞれの条件フィールドが1つのカウント・フィールドと1つまたは複数の条件とを有することを特徴とする、請求項13に記載の装置。

【請求項15】FORK\_SUSPEND命令が、ビット0～5を含む1つの命令コードと、ビット6～8を含む第1のカウント・フィールドと、第1のカウント・フィールドに関連し、ビット9～10および11～12をそれぞれ含む2つの条件とを有する第1の条件フィールドと、ビット13～15を含む第2のカウント・フィールドと、第2のカウント・フィールドに関連し、ビット16～17および18～19をそれぞれ含む2つの条件とを有する第2の条件フィールドと、ビット20～29を含む1つのアドレス・フィールドと、ビット30および31を含む1つの拡張命令コード・フィールドとを有することを特徴とする、請求項14に記載の装置。

【請求項16】SKIP命令を検出したときに、将来スレッドが、SKIP命令によって指定された複数の命令をデコードし、実行を行わずに識別された命令の実行を引き受けることを特徴とする、請求項10に記載の装置。

【請求項17】SKIP命令が1つの命令コード・フィールドと1つのカウント・フィールドとを含むことを特徴とする、請求項16に記載の装置。

【請求項18】スレッド管理ユニットは、FORK\_S\_SUSPEND命令が検出されたときに指定のアドレスから始まる将来スレッドをフォークすることができ、FORK\_S\_SUSPEND命令がコンパイル時に命令スレッドに挿入され、FORK\_S\_SUSPEND命令が1組または複数組の命令を識別することができ、それぞれの組の命令がそれぞれの組の命令の有効実行を判定する関連条件を任意で有し、スレッドに開始時に複数の命令を識別するスキップ・カウント・フィールドをさらに有し、実行を行わずに識別された命令の実行を引き受けることを特徴とする、請求項3に記載の装置。

【請求項19】FORK\_S\_SUSPEND命令が、1つの命令コード・フィールドと、1つのアドレス・フィールドと、1つのスキップ・カウント・フィールドと、1つまたは複数の条件フィールドとを含み、それぞれの条件フィールドが1つのカウント・フィールドと1つまたは複数の条件とを有することを特徴とする、請求項18に記載の装置。

【請求項20】スレッド管理ユニットは、FORK\_M\_SUSPEND命令が検出されたときに指定のアドレスから始まる将来スレッドをフォークすることができ、FORK\_M\_SUSPEND命令がコンパイル時に命令スレッドに挿入され、FORK\_M\_SUSPEND命令が1組のレジスタ・マスクを識別することができ、マスクに関連する条件がある場合にその条件が実行時に該当するのであれば、それぞれのマスクが有効ソース・オペランドを保持する複数のアーキテクチャ化レジスタからなるサブセットを識別することを特徴とする、請求項3に記載の装置。

【請求項21】FORK\_M\_SUSPEND命令が、1つの命令コード・フィールドと、1つのアドレス・フィールドと、1つまたは複数の条件フィールドとを含み、それぞれの条件フィールドが1つのレジスタ・マスクと1つまたは複数の条件とを有することを特徴とする、請求項20に記載の装置。

【請求項22】FSKIP命令を検出したときに、将来スレッド・ディスパッチャが取出しと、その結果、この命令に続く指定の数の命令の実行をスキップし、FSKIP命令が有効オペランドを保持する1組のアーキテクチャ化レジスタを指定するレジスタ・マスクを識別することができ、メイン・スレッド・ディスパッチャがこれをN O Pとして扱い、FSKIP命令がコンパイル時に命令スレッドに挿入されることを特徴とする、請求項10に記載の装置。

【請求項23】FSKIP命令が、1つの命令コード・フィールドと、1つのマスク・フィールドと、1つのカウント・フィールドとを含むことを特徴とする、請求項22に記載の装置。

【請求項24】SKPMG命令を検出したときに、将来スレッドが、SKPMG命令によって指定された複数の命令をデコードし、実行を行わずに識別された命令の実行を引き受け、メイン・スレッド・ディスパッチャがこの命令を潜在的将来スレッドの開始アドレス用のマーカとして扱い、SKPMG命令がコンパイル時に命令スレッドに挿入されることを特徴とする、請求項10に記載の装置。

【請求項25】SKPMG命令が1つの命令コード・フィールドと1つのカウント・フィールドとを含むことを特徴とする、請求項24に記載の装置。

【請求項26】スレッド管理ユニットが任意でフォークすることができることを特徴とする、請求項1に記載の装置。

【請求項27】命令キャッシュがメイン・メモリで置き換えられることを特徴とする、請求項1に記載の装置。

【請求項28】中央演算処理装置を備えたコンピュータ・システム上で命令を実行する方法において、(a)複数の命令からなる静的シーケンスをコンパイル時に生成し、その命令の静的シーケンスを分析して1組のフォーク点を判定するステップと、(b)コンパイル時に0個またはそれ以上のFORK命令を0個またはそれ以上のフォ

ーク点に挿入するステップと、(c) メモリ内の固定位置から始まるメイン・メモリにその命令の静的シーケンスをロードし、その静的シーケンスのサブシーケンスを命令キャッシュに転送するステップと、(d) 現行アドレスから始まるメイン・プログラム・カウンタによりそのシーケンスをアドレス指定することにより、命令キャッシュから命令シーケンスをメイン・スレッドとして取り出し、現行アドレスから始まり、まだ組み合わされていない1つまたは複数の将来スレッドがあるかどうかを判定するために検査するステップと、(e) 組み合わされていない将来スレッドの妥当性を検査するステップと、(f) 0個またはそれ以上の組み合わされていない将来スレッドの有効に実行された部分をメイン・スレッドに組み合わせるステップと、(g) 取り出した命令をディスパッチャでデコードし、1つまたは複数の命令がFORK命令としてデコードされたかどうかを確認するために検査するステップと、(h) 命令がFORK命令以外の命令としてデコードされた場合に、命令依存関係を分析し、適切な機能ユニット上で実行するために命令をスケジューリングすることにより、メイン・スレッドを実行するステップと、(i) 完了ユニットにより命令実行を完了し、ステップ(d) からこのステップまでを繰り返すステップと、(j) 命令がFORK命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するステップと、(k) 使用可能資源がある場合に、FORK命令に関連するアドレスを将来プログラム・カウンタにロードすることにより、将来スレッドをフォークするステップと、(l) それぞれメイン・プログラム・カウンタとメイン・スレッド・ディスパッチャの代わりに将来プログラム・カウンタの1つと将来スレッド・ディスパッチャの1つを使用することによってステップ(d)～(h)を実行することにより、フォーキング・スレッドの実行と並列して将来スレッドを実行し、将来スレッドがメイン・スレッドと組み合わされるか、または将来スレッドがスレッド管理ユニットによって消去された場合に、将来スレッドの実行を中断するステップとを含むことを特徴とする方法。

【請求項29】前記ステップ(b)が、

(b. 1) すべての将来スレッドの終わりにUNCOND\_SUSPEND命令を挿入するという追加のサブステップを有し、

前記ステップ(l)が、

(1. 1) UNCOND\_SUSPEND命令を検出したときに将来スレッドの実行を中断するという追加のサブステップを有し、

前記ステップ(h)が、

(h. 1) その対応将来スレッド以外のスレッドによって実行するために検出された場合に、UNCOND\_SUSPEND命令をN O Pとして扱うという追加のサブステップを有し、

することを特徴とする、

請求項28に記載の方法。

【請求項30】前記ステップ(b)が、

(b. 2) すべてのUNCOND\_SUSPEND命令に対応する0

5個またはそれ以上のSUSPEND命令を挿入するという追加のサブステップを有し、

前記ステップ(l)が、

(1. 2) SUSPEND命令に関連するコンパイル時指定条件が実行時に偽と評価された場合に、SUSPEND命令に

10関連する依存性領域内の1組の命令を破棄するという追加のサブステップを有し、

前記ステップ(h)が、

(h. 2) その対応将来スレッド以外のスレッドによって実行するために検出された場合に、SUSPEND命令を15N O Pとして扱うという追加のサブステップを有することを特徴とする、

請求項29に記載の方法。

【請求項31】前記ステップ(b)が、

(b. 3) 0個またはそれ以上のSKIP命令を将来スレッドに挿入するという追加のサブステップを有し、

前記ステップ(l)が、

(1. 3) SKIP命令に続く指定の数の命令をデコードし、将来スレッドとしての実行中に、実行を行わずにその指定の数の命令の実行を引き受けるという追加のサブ

25ステップを有し、

前記ステップ(h)が、

(h. 3) その対応将来スレッド以外のスレッドによって実行するために検出された場合に、SKIP命令をN O Pとして扱うという追加のサブステップを有することを

30特徴とする、

請求項30に記載の方法。

【請求項32】前記ステップ(b)が、

(b. 4) 0個またはそれ以上のFSKIP命令を将来スレッドに挿入するという追加のサブステップを有し、

前記ステップ(l)が、

(1. 4) 将来スレッドとしての実行中にFSKIP命令に続く指定の数の命令の取出しをスキップし、関連マスクで識別されたレジスタに有効オペランドを保持するものとしてマークを付けるという追加のサブステップを有し、

40前記ステップ(h)が、

(h. 4) その対応将来スレッド以外のスレッドによって実行するために検出された場合に、FSKIP命令をN O Pとして扱うという追加のサブステップを有することを

45特徴とする、

請求項30に記載の方法。

【請求項33】前記ステップ(b)が、

(b. 5) すべての将来スレッドの先頭にSKPMG命令を挿入するという追加のサブステップを有し、

50前記ステップ(l)が、

(1. 5) SKIP命令に続く指定の数の命令をデコードし、将来スレッドとしての実行中に、実行を行わずにその指定の数の命令の実行を引き受けるという追加のサブステップを有し、

前記ステップ (h) が、

(h. 5) その対応将来スレッド以外のスレッドによって実行するためにSKPMGが検出された場合に、SKPMG命令の命令アドレス以降について、過去に将来スレッドがフォークされたかどうかを判定するために検査するという追加のサブステップを有し、

前記ステップ (d) が、

(d. 1) メイン・プログラム・カウンタによりそのシーケンスをアドレス指定することにより、命令キャッシュから命令シーケンスを取り出すというステップで置き換えられることを特徴とする、

請求項 30 に記載の方法。

【請求項 34】前記ステップ (b) が、

(b. 6) 0 個またはそれ以上のFORK\_SUSPEND命令を0 個またはそれ以上の潜在的フォーク点に挿入するというステップで置き換えられ、

前記ステップ (j) が、

(j. 1) 命令がFORK\_SUSPEND命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するというステップで置き換えられ、

前記ステップ (k) が、

(k. 1) 使用可能資源がある場合に、FORK\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレッドをフォークするというステップで置き換えられ、

前記ステップ (l) が、

(l. 6) 関連するコンパイル時指定条件が実行時に真に該当しない場合に、将来スレッド内の命令の一部または全部の結果を破棄するという追加のサブステップを有することを特徴とする、

請求項 28 に記載の方法。

【請求項 35】前記ステップ (b) が、

(b. 7) 0 個またはそれ以上のFORK\_S\_SUSPEND命令を0 個またはそれ以上の潜在的フォーク点に挿入するというステップで置き換えられ、

前記ステップ (j) が、

(j. 2) 命令がFORK\_S\_SUSPEND命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するというステップで置き換えられ、

前記ステップ (k) が、

(k. 2) 使用可能資源がある場合に、FORK\_S\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将

来スレッドをフォークするというステップで置き換えられ、

前記ステップ (l) が、

(l. 7) 将来スレッドの先頭にある指定の数の命令をデコードし、これらの命令の実行を行わずに指定の数の命令の実行を引き受け、関連するコンパイル時指定条件が実行時に真に該当しない場合に、将来スレッド内の命令の一部または全部の結果を破棄するという追加のサブステップを有することを特徴とする、

10 請求項 28 に記載の方法。

【請求項 36】前記ステップ (b) が、

(b. 8) 0 個またはそれ以上のFORK\_M\_SUSPEND命令を0 個またはそれ以上の潜在的フォーク点に挿入するというステップで置き換えられ、

15 前記ステップ (j) が、

(j. 3) 命令がFORK\_M\_SUSPEND命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するというステップで置き換えられ、

20 前記ステップ (k) が、

(k. 3) 使用可能資源がある場合に、FORK\_M\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレッドをフォークするというステップで置き換えられ、

25 前記ステップ (l) が、

(l. 8) 命令のソース・レジスタ・オペランドに関連するコンパイル時指定条件が実行時に真に該当しない場合に、将来スレッド内の命令の一部または全部の結果を破棄するという追加のサブステップを有することを特徴とする、

請求項 28 に記載の方法。

【請求項 37】前記ステップ (h) が、

(h. 6) スレッド実行中のすべての分岐解決をTMユニットに連絡し、TMユニットがこの情報を使用して、間違った分岐アドレスにフォークされた将来スレッドとすべての依存スレッドを破棄する必要があるかどうかを判定するという追加のサブステップを有することを特徴とする、

40 請求項 28 に記載の方法。

【請求項 38】前記ステップ (d) が、

(d. 2) TMユニットが、事前フォーク済みスレッドのいずれかが既定のタイムアウト期間より長い間、組み合わされない状態を維持していたかどうかを判定するために検査し、このようなスレッドを破棄するという追加のサブステップを有することを特徴とする、

請求項 28 に記載の方法。

【発明の詳細な説明】

【0001】

50 【発明の属する技術分野】本発明は、コンピュータ・シ

システム上での複数の命令からなる並列スレッドの実行の分野に関する。より具体的には、本発明は、コンピュータ・プログラム内のどの命令スレッドを並列に実行できるかを判定し、この並列実行を推論方式で実施することに関する。

## 【0002】

【従来の技術】市販のマイクロプロセッサは、現在、單一プロセッサ・アーキテクチャを使用している。このアーキテクチャは、共通する1組のアーキテクチャ上可視のレジスタを共用する1つまたは複数の機能ユニット（分岐ユニット、ロード/ストア・ユニット、整数演算ユニット、浮動小数点演算ユニットなど）を含むことができる。（レジスタは、そのプロセッサのアセンブリ・レベルのプログラマか、またはより上位レベルのプログラムをマシンのアセンブリ・レベルに変換するプロセッサのコンパイラにとってアクセス可能であれば、アーキテクチャ上可視であると見なされる。）

【0003】コンピュータ・システムでは、コンパイラまたはアセンブリ・プログラマにより生成された命令は、実行時以前に命令メモリに1つのシーケンスとして置かれ、そこから取り出して実行することができる。このシーケンスは静的順序と呼ばれている。動的順序は、コンピュータがこのような命令を実行する順序である。動的順序は静的順序である場合もあれば、そうではない場合もある。（以下の説明で使用する「コンパイル時」という表現は、実行時以前の処理のタイミングを意味する。ただし、このような処理はコンパイラによって行われる可能性が非常に高いが、アセンブリ・レベル・プログラミングなどの他の手段が代わりに使用されることもあることに留意されたい。）

【0004】先行技術のスカラー・コンピュータすなわち非スーパースカラー・コンピュータ、または一度に1つずつ命令を実行するマシンには、順次追跡順序と呼ばれる固有の動的実行順序が備わっている。この順次追跡順序で命令Aを別の命令Bより先行させると、このような命令Aは、命令Bより早期の命令とも呼ばれる。このようなコンピュータは、制御命令が検出されるまで、その静的順序で命令を実行する。この検出時点では、元の順次順序から外れた（不連続）位置から命令を取り出すことができる。その後、次の制御命令が検出されるまで、命令はもう一度、静的順次順序で実行される。制御命令とは、以降の命令取出しが不連続位置から強制的に始めさせることにより、順次命令取出しが変更する可能性のある命令である。制御命令としては、分岐、ジャンプなどの命令がある。

【0005】先行技術のマシンの中には、プログラムの依存関係に違反しなければ、順次追跡順序から外れた命令を実行できるものもある。このようなマシンは、順次追跡順序の順に命令を取り出すか、または順次追跡順序で同時に命令グループを取り出す。しかし、このような

マシンは、順次追跡順序から外れた命令を取り出すことはしない。たとえば、順次追跡順序で命令Aが命令Bより先行する場合、先行技術のマシンでは、命令Aの次に命令Bを順に取り出すか、または命令AとBを同時に取り出すことができるが、命令Aより前に命令Bを取り出すことはない。このような制約は單一プログラム・カウンタを備えたマシンの特徴である。したがって、このような制約のあるマシンは、單一スレッドまたはユニスレッド・マシンと言われている。このようなマシンは、順次追跡順序で先行する命令を取り出す前に順次追跡順序で後続の命令を取り出すことができない。

【0006】発明者らが把握している現行世代の市販マイクロプロセッサは、單一スレッドの制御の流れを備えている。このようなプロセッサは、所与のプログラムの様々な部分の制御とデータからの独立性を活用する能力が制限されている。重要な制限としては、以下のものがある。

- 単一スレッドとは、マシンが複数の命令からなる單一シーケンスの取出しに制限され、プログラム制御の複数の流れ（スレッド）を同時に追跡できないことを意味する。
- さらに單一スレッド制御とは、データ非依存命令がまとめて取り出すべきスレッド内で時間的に十分接近していて（たとえば、複数の命令を命令バッファに同時に取り出す場合）、データ独立性を検出するためにまとめて検査される場合のみ、データ独立性を活用することを意味する。
- 上記の制限は、制御非依存命令とデータ非依存命令をまとめてグループ化するためにコンパイラを頼りにすることを意味する。
- 先行技術のマイクロプロセッサの中には、制御流れ推測という何らかの形態の制御命令（分岐）予測を含むものがある。この場合、制御命令の結果が正しく推測されたと期待して、順次追跡順序で制御命令に続く命令を取り出して実行することができる。制御流れの推測は、より高度の並列性を活用するために必要な技法としてすでに認められている。しかし、制御への依存性に関する知識が欠けているため、單一スレッド動的推測は、制御流れ推測誤り（不良推測）が発生するまで先読みする能力しか拡張することができない。不良推測が行われると、多くの実行サイクルが浪費される可能性がある。制御依存性分析のハードウェア・コストを無視しても、單一スレッド制御流れ推測により制御への依存性を実行時に学習することはよく見ても適用範囲が制限されることに留意されたい。ここで使用する適用範囲とは、命令間の制御およびデータの依存関係を同時に検査することができる命令の数を意味する。通常、実行時よりコンパイル時に得られる適用範囲の方がかなり大きくなる可能性がある。
- 制御流れに関するコンパイル時推測は、実行時推測

より適用範囲がかなり大きくなる可能性があるが、制御依存性分析から利益を得る場合もある。しかし、単一スレッドの実行時制限により、コンパイラは、実行時に並列性が活用可能になるように非推論命令とともに推論命令をまとめてグループ化する必要がある。

【0007】実行時により多くの並列性を発揮するためにコンパイル時制御流れ推測を使用することについては、上記に述べた。現行マシンのコンパイラは、この推測をコード化する能力が制限されている。保護と格上げのような一般に使用される手法では、単一スレッド実行の早期に推論実行すべき一部の命令をパーコレーションするためにコンパイラを頼りにしている。また、このような手法では、制御流れ推測を推論命令にコード化する必要もある。この手法には、次のような重要な制限がある。

- 通常、かなり浅い制御流れ推測をコード化するためにすべての命令で十分な未使用ビットを見つけることは非常に難しいことである。逆方向互換性の制約（いかなる変換も行わずに古い2進コードを実行できる能力）があるため、制御流れ推測のコード化を含めるために命令コード化を任意に再配置（新しいアーキテクチャを意味する）することができないことに留意されたい。
- 前述のパーコレーション技法は、推測誤りを処理するために余分なコードまたはコード・コピーあるいはその両方を必要とする場合が多い。その結果、コードが拡大する。
- アーキテクチャ上、推論命令によって発生する例外の順次処理や、割込みの精密処理が必要になる場合が多い。しかし、前述のパーコレーション技法は上方推論コード・モーションを使用するので、このような順序外推論実行のコンテキストでこれらを実施することは非常に難しい場合が多い。パーコレーションした命令を区别し、その元の位置を追跡するには、特殊な機構が必要である。ただし、外部命令の観点から見ると、精密割込み処理の制約下では順次追跡順序から外れた命令実行は推論的と見なすことができることに留意されたい。しかし、制約はあるものより広く使用される意味では、命令（より正確には、その命令の特定の動的インスタンス）が順次追跡順序の一部であると設定する前に命令処理が開始される場合、またはある命令のオペランドの妥当性を確立する前にそのオペランドが提供される場合に、実行が推論的と見なされる。

【0008】制御依存性を知らないと、ネストされたループのパフォーマンスにとって特に高価なものになる場合がある。たとえば、外側反復がデータ依存の内側ループ反復とは無関係の制御とデータであるようなネストされたループについて検討する。外側ループ反復とは無関係の制御およびデータの知識が活用されない場合は、内側ループに関する順次制御流れ推測のため、その取出しおよび実行を遅延させなければならない。さらに、この

ように制御依存性の知識が欠けているため、制御およびデータ非依存の内側ループ反復の1つの予測を誤ったときに、外側ループから推論実行される命令を不必要に破棄する場合もある。また、内側ループの制御流れがデータに依存し、そのため、極めて予測不能である場合には、内側ループの制御流れ推測について予測誤りが発生する確率が非常に高くなる可能性があることにも留意されたい。このような例としては、以下のものがある。

【0009】/\* 環境リストを検査する \*/

```
10 for (fp = xlenv; fp; fp = cdr (fp) )
11   for (ep = car (fp); ep; ep = cdr (ep) )
12     if (sym == car (car (ep) ) )
13       cdr (car (ep) ) = new_p;
```

【0010】これは二重にネストされたループであつて、内側ループは連係リストを詳しく検討し、その反復はどちらも前の反復に依存する制御とデータである。しかし、内側ループのそれぞれの活動化（すなわち、外側ループの反復）は前の反復とは無関係である。【これは、SPECint92ベンチマークの1つ（Li）で最も頻繁に実行されるループの1つ（Xlgetvalue）をわずかに変更したバージョンである。】

【0011】前述のように、單一制御流れを備えたマシンは、推論または非推論あるいはその両方のデータ非依存命令をまとめてグループ化するためにコンパイラに頼らなければならない。しかし、すべてのデータおよび制御非依存命令を効率よくまとめてグループ化するには、コンパイラは、適切なコード化のためにアーキテクチャ化した十分なレジスタを必要とする。このため、レジスタ圧力は高まり、追加のスピン・コードのオーバヘッドのためにこのようなコード・モーションが実を結ばなくなるような点を上回っている。

【0012】大規模並列アーキテクチャの実現を主な目的とする、複数スレッドを備えたプロセッサを構築するために、研究の試みがいくつか行われてきた。複数スレッドを管理するというオーバヘッドは、実行の並行性が追加されるというパフォーマンス上の利得を潜在的に上回る可能性がある。スレッド管理に関連するオーバヘッドとしては、以下のものがある。

- 明示または暗黙同期プリミティブによる、データおよび制御依存性のための部分順序の管理と通信
- 別のスレッドが使用するためにあるスレッドが生成した値の通信
- 静的すなわちコンパイル時のスレッド・スケジューリングと、動的すなわち実行時のスレッド・スケジューリングとの対照に関連するトレードオフ。静的スレッド・スケジューリングは、実行時のハードウェアを簡略化するが、フレキシビリティが低く、実現したマシンのスレッド資源をコンパイラに公表してしまうため、各種の実施態様に対応する再コンパイルを必要とする。これに

50 対して、動的スレッド・スケジューリングは様々な実施

態様に適応可能で、いずれも同じ実行可能命令を共用するが、追加の実行時ハードウェア・サポートを必要とする。

#### 【0013】定義

さらに詳述する前に、以下の一連の作業定義は非常に有用である。

○ スレッド： 単一命令順序付け制御（单一プログラム・カウンタを意味する）と共にされる1組のアーキテクチャ上可視のマシン状態とを使用して実行可能な命令のシーケンス。

○ 順次追跡順序：プログラム命令の実行シーケンスの動的順序であって、一度に1つずつ命令を実行する单一制御スレッド非推論マシン上でそのプログラムを完全実行した結果得られるもの。

○ メイン・スレッドと将来スレッド：所与の時点での1組のスレッドのうち、順次追跡順序で最も早い命令を実行するスレッドをメイン・スレッドという。残りのスレッドは将来スレッドという。

#### 【0014】

【発明が解決しようとする課題】本発明の一目的は、様々な命令スレッドを同時に取り出して実行するための改良された方法および装置である。

【0015】本発明の一目的は、1つまたは複数の制御およびデータ依存関係を備えた様々な命令スレッドを同時に取り出して実行するための改良された方法および装置である。

【0016】本発明の一目的は、1つまたは複数の制御およびデータ依存関係を備えた様々な命令スレッドを同時に取り出して推論実行するための改良された方法および装置である。

【0017】本発明の一目的は、コンピュータ・アーキテクチャの様々な実施態様上で1つまたは複数の制御およびデータ依存関係を備えた様々な命令スレッドを同時に取り出して推論実行するための改良された方法および装置である。

#### 【0018】

【課題を解決するための手段】本発明は、複数の命令スレッドの推論並列実行を可能にする、コンピュータ内の中央演算処理装置（CPU）の改良策である。本発明では、CPUの命令セットに追加され、並列実行のために潜在的将来スレッドを示すために実行時以前にプログラムに挿入される、新規のフォークー中断命令を開示する。これは、コンパイラによって実行されることが好ましい。

【0019】CPUは、1つまたは複数の命令キャッシュ・ポートを備えた命令キャッシュと、その命令キャッシュ内の命令を独立してアドレス指定できる1つまたは複数のプログラム・カウンタからなるバンクとを有する。プログラム・カウンタが1つの命令をアドレス指定すると、アドレス指定された命令は、命令キャッシュ・

ポートにポートされる。さらにCPUは、1つまたは複数のディスパッチャも有する。ディスパッチャは、命令キャッシュ・ポートにポートされた命令をそのディスパッチャに関連する命令バッファで受け取る。また、ディスパッチャは、そのバッファ内の命令間の依存関係も分析する。

05 CPU内のスレッド管理ユニットは、すべてのスレッド間通信を管理し、プログラム依存関係に違反する将来スレッドを破棄する。CPUスケジューラは、CPU内のすべてのディスパッチャから命令を受け取り、10 CPU内の1つまたは複数の機能ユニットでの命令の並列実行をスケジューリングする。通常、メイン・プログラム・スレッド内の命令の実行は1つのプログラム・カウンタが追跡し、将来スレッドの並列実行は残りのプログラム・カウンタが追跡することになる。命令のポーティングとその機能ユニット上での実行は、推論方式で実行することができる。

#### 【0020】

【発明の実施の形態】本発明は、複数のプログラム位置からの命令を同時に取り出して、推論し、実行し、その結果、複数の制御スレッドを追跡するように従来の单一スレッド推論スーパースカラーCPUを強化するために、フォークー中断命令を提案している。

【0021】図1は、本発明で提案した方法を実行すると思われる典型的なプロセッサ編成のハードウェアのブロック図である。実行方法については、後述する。図1の詳細説明は以下の通りである。

【0022】ブロック100は、プロセッサ上で実行するためのプログラム・データおよび命令を保持する、プロセッサの中央演算処理装置（CPU）のメモリ・ユニットである。このメモリ・ユニットは、このメモリ・ユニットの頻繁に使用する命令およびデータ部分が通常、命令キャッシュ・ユニット（ブロック110）とデータ・キャッシュ・ユニット（ブロック170）にそれぞれ保管されるように、キャッシュ・ユニットとのインターフェースが取られている。あるいは、命令キャッシュとデータ・キャッシュは、单一一体化ユニットに統合することができる。キャッシュ・ユニットのアクセス時間は、通常、メモリ・ユニットのアクセス時間よりかなり短い。上記のようなメモリ・ユニットとキャッシュ・ユニットは当技術分野では周知のものである。たとえば、メイン・メモリとそのポートをキャッシュ・メモリとそのポートに使用することにより、キャッシュ・ユニットを置き換えることができる。また、キャッシュは、周知のように、複数のキャッシュまたは1つまたは複数のレベルを備えたキャッシュで構成することもできる。

【0023】ブロック110は、プロセッサ上で実行するためのプログラム命令を保持する、プロセッサ（CPU）の命令キャッシュ・ユニットである。これは、FOR K、SKIP、SUSPEND、UNCOND\_SUSPEND（ブロック112）など、本発明で提案した新しい命令を含む。上記および

その他の新しい命令の意味の詳細については、後述する。

【0024】命令キャッシュの複数ポートP1、P2、・・・、PN（ブロック115-1、115-2、・・・、115-N）を含むブロック115は、現行技術では新規のものである。この複数ポートにより、並列実行される命令スレッドへの命令の同時ポーティングが可能になる。あるいは、単一幅広ポートを使用して所与のスレッドに複数の命令をポートし、そのスレッドがポートされた命令を実行していく間で、同じポートを使用して、複数の命令を別のスレッドにポートすることも可能である。

【0025】ブロック120は、プログラム・カウンタPC1、PC2、・・・、PCN（ブロック120-1、120-2、・・・、120-N）からなるバンクである。これらのカウンタは、当技術分野で周知であれば、どのカウンタであってもよい。それぞれのプログラム・カウンタは所与のスレッドの実行を追跡する。現在までに設計されたすべての商用CPUは、所与のプログラムについて、单一命令スレッドの実行だけを制御する必要がある。このため、現行技術および従来技術は单一プログラム・カウンタに制限されており、したがって、複数プログラム・カウンタからなるバンクは本発明の新規の態様である。それぞれのプログラム・カウンタは、命令キャッシュ内の1つまたは複数の連続命令をアドレス指定することができる。図1および図2のブロック図に示す好ましい実施例では、それぞれのプログラム・カウンタが1つの命令キャッシュ・ポートに関連づけられている。あるいは、各種のプログラム・カウンタが1つの命令キャッシュ・ポートを共用することもできる。

【0026】さらに、好ましい実施例では、特定のプログラム・カウンタがメイン・スレッドに関連づけられ、残りのプログラム・カウンタが将来スレッドの実行を追跡する。図1のPC1（ブロック120-1）は、メイン・スレッド・プログラム・カウンタである。残りのプログラム・カウンタ（ブロック120-2、・・・、120-N）と呼ぶ。

【0027】ブロック130は新規のスレッド管理(TM)ユニットを示しているが、これは、新しいスレッドをフォークすることができる新しい命令の実行と、組合せプロセス（後述する）によるスレッド間通信の処理とを担当する。

【0028】また、このユニットは、1つまたは複数の将来スレッドの命令の一部または全部を破棄することもできる。さらにこのユニットは、1つまたは複数の推測の結果として、いずれかの将来スレッドが実行した1つまたは複数の命令をプログラム依存関係の違反のために破棄する必要があるかどうかを判定することもできる。実行時に推測が行われる場合は、推測ユニットによって

TMユニットにそれが連絡される。たとえば、ディスパッチャ・ブロック（後述するブロック140）内の分岐命令結果の推測は、TMユニットに連絡する必要がある。コンパイル時に推測が行われ、命令としてコード化される場合は、このような命令をデコードするブロック140のディスパッチャによってそれがTMユニットに連絡される。その結果、推論方式で複数スレッドを実行できるようになることは、本発明の固有の特徴である。

【0029】また、メイン・スレッドと将来スレッドの並列取出しおよび実行とは、提案したマシンがその順次追跡順序から外れる命令を取り出して実行できることを意味することにも留意されたい。このマシンのこのような固有の特徴により、单一プログラム・カウンタのためにその順次追跡順序から外れる命令を取り出すことができない先行技術のマシンとは区別される。

【0030】ブロック140は、ディスパッチャー1、ディスパッチャー2、・・・、ディスパッチャーN（ブロック140-1、140-2、・・・、140-N）という複数のディスパッチャからなるバンクを示し、それぞれのディスパッチャは1つの特定のプログラム・カウンタに関連づけられ、その結果、そのディスパッチャに関連する命令バッファ（ブロック141-1、141-2、・・・、141-N）で命令キャッシュ・ポートの1つから命令を受け取ることができる。また、ディスパッチャは、そのバッファ内の命令間の依存関係をデコードして分析することもできる。さらにディスパッチャは、後述するSKIP、FSKIP、またはSKPMGの各命令の意味の実現も担当する。

【0031】ディスパッチャが検出する命令は、スレッドをフォークまたは中断することができるが、スレッド管理ユニット（ブロック130）に転送される。このTMユニットは、対応するプログラム・カウンタに適切な開始命令をロードすることにより、将来スレッドの活動化を担当する。また、TMユニットは、UNCOND\_SUSPEND命令を検出したときに将来スレッド・ディスパッチャを中断する。

【0032】順序外実行のための実行時依存性分析の実施技法は、当技術分野では周知である。メイン・プログラム・カウンタに関連し、そのため、メイン・スレッドに関連するディスパッチャは、メイン・スレッド・ディスパッチャと呼ばれる。図1のディスパッチャー1（ブロック140-1）はメイン・スレッド・ディスパッチャである。残りのディスパッチャ（ブロック140-2、・・・、140-N）は将来プログラム・カウンタおよび将来スレッドに関連し、将来スレッド・ディスパッチャと呼ばれる。

【0033】本発明で提案するディスパッチャのバンクの新規の態様は、1つのディスパッチャのバッファ内の命令の実行時依存性分析を他のディスパッチャのものとは無関係に（したがって並列に）実行できる点である。

これは、指定の条件下で命令スレッドの非依存性を保証することができるコンパイル時依存性分析によって可能になる。したがって、一方で、実行時依存性分析はコンパイル時分析の方が潜在的に適用範囲がかなり広いことによる恩恵を受けることになる（適用範囲が広いということは、相互依存性について多数の命令を同時に検査できる能力を意味する）。もう一方で、コンパイル時分析はフォーク-中断機構による恩恵を受けるが、この機構により実行時結果に関する推測によって独立スレッドを明示的に識別することができる。実行時またはコンパイル時の依存性分析技法は当技術分野では周知であるが、実行時依存性分析ハードウェアにコンパイル時依存性分析を明示推論方式で連絡することは、本発明の新規な点である。

【0034】ブロック150は、ディスパッチャのバンク（ブロック140）内のすべてのディスパッチャから命令を受け取って、機能ユニット（ブロック180）の1つで実行するためにそれぞれの命令をスケジューリングする、スケジューラである。1つまたは複数のディスパッチャから同一サイクル中に受け取ったすべての命令は、互いに独立していると想定する。このようなスケジューラも、スーパースカラー・マシンの先行技術では周知である。代替実施例では、このスケジューラを1組のスケジューラに分割し、それぞれが機能ユニット（ブロック180）の規定のサブセットを制御するようにすることもできる。

【0035】ブロック160は、1組のレジスタ・セットを含むレジスタ・ファイルである。このセットは、アーキテクチャ上可視のレジスタ・セットと、アーキテクチャ上不可視のレジスタとにさらに分割される。アーキテクチャ上可視すなわちアーキテクチャ化したレジスタとは、マシンのアセンブリ・レベルのプログラマ（またはコンパイラ）にとってアクセス可能なレジスタの固定セットを意味する。レジスタ・ファイルのアーキテクチャ上可視のサブセットは、通常、すべてのスレッド（メイン・スレッドと将来スレッド）に共通するはずである。アーキテクチャ上不可視のレジスタはCPUの様々な物理レジスタを含み、そのサブセットはアーキテクチャ化したレジスタにマッピングされる。すなわち、アーキテクチャ化したレジスタに関連する値を含む。レジスタ・ファイルは、多くの命令を実行するための機能ユニットにオペランドを提供し、実行の結果も受け取る。このようなレジスタ・ファイルは先行技術では周知である。

【0036】組合せプロセス（後述する）の実施態様の一部として、TMユニット（ブロック130）はレジスタ・ファイルとやりとりし、組合せ後にすべてのアーキテクチャ化したレジスタが適切な非アーキテクチャ化物理レジスタに関連づけられるようになる。

【0037】ブロック170は、命令によってソース・

オペランドとして使用されるデータ値の一部と、実行された命令によって生成されるデータ値の一部とを保持する、プロセッサのデータ・キャッシュ・ユニットである。複数の機能ユニットが複数のメモリ常駐データ値を

05 同時に要求し、複数のメモリ束縛結果を同時に生成する可能性があるので、データ・キャッシュは通常、マルチポート化されているはずである。マルチポート化データ・キャッシュは先行技術では周知である。

【0038】ブロック180は、複数の機能ユニット 10 （機能ユニット-1、機能ユニット-2、機能ユニット-K）からなるバンクであり、それぞれのユニットは一部またはすべてのタイプの命令を実行することができる。機能ユニットは、レジスタ・ファイル（ブロック160）またはデータ・キャッシュ（ブロック170）か

15 ら入力ソース・オペランドを受け取り、そこに出力結果を書き込む。図1および図2に示す好ましい実施例では、すべての機能ユニットが同一であり、そのため、どのような命令も実行することができる。あるいは、バンク内の複数の機能ユニットを非対称にして、特定のユニットが所与のサブセットの命令だけを実行できるようにすることもできる。スケジューラ（ブロック150）は、この非対称を認識し、適切に命令をスケジューリングする必要がある。このようなトレードオフも先行技術では一般的である。

20 25 【0039】ブロック190は、アーキテクチャによって有効な順序と見なされる順序での命令実行の完了を担当する命令完了ユニットである。CPUが順序外の命令を実行できるとしても、それを同一順序で完了できるかどうかは、アーキテクチャ上の制約による。将来スレッド・ディスパッチャによる実行のためにスケジューリングされた命令は、推論スレッドの場合にTMユニット（ブロック130）が将来スレッドの妥当性を確認したあとでのみ、完了ユニットによる完了の対象となる。

【0040】本発明では、コンパイル時に命令シーケンスに挿入可能な新しい命令をいくつか提案する。このような命令の意味の詳細は以下の通りである。

30 35 40 45 【0041】1. FORK

この命令は、1つまたは複数の命令スレッドの開始アドレス（複数も可）を識別する。識別されたそれぞれの命令スレッドは将来スレッドと呼ばれる。このような将来スレッドは、FORKのあとに順に続く一連の命令シーケンスを引き続き実行するフォーキング・スレッドと同時に実行することができる。将来スレッド用の開始CPU状態は、FORK命令を検出した時点のCPU状態のコピーである。

【0042】2. UNCOND\_SUSPEND

この命令を検出すると、将来スレッドは、無条件にそのスレッドを中断し、フォーキング・スレッドとの組合せを待たなければならない。これは、たとえば、無条件中断命令後の命令が別のスレッド上の何らかの命令との重

重要なデータ依存性を有する場合に必要になる可能性がある。提案したこの命令は他のいかなる属性も必要としないので、SUSPEND命令（後述する）とも組み合わせることが可能である。すなわち、SUSPEND命令のコード化の1つは単に無条件中断を指定することができるだけになる。

#### 【0043】3. SUSPEND

この命令を検出すると、将来スレッドは、引き続きその命令取出しと実行を続行することができるが、第1のSUSPEND命令に関連するコンパイル時指定条件が実行時に偽と評価された場合は、そのプログラムの順次追跡順序での第1のSUSPEND命令と第2のSUSPEND命令またはUNCOND\_SUSPEND命令との間の一連の命令シーケンスの結果が破棄される。

【0044】以下の命令を簡略化するため、SUSPEND命令の依存領域という用語は、SUSPEND命令後の最初の命令から始まり、他のSUSPEND命令を検出した時点またはUNCOND\_SUSPEND命令を検出時点に終了する、順次追跡順序での一連の命令シーケンスであると定義する。

#### 【0045】4. SKIP

この命令を検出すると、将来スレッドは、次のコンパイル時指定数の命令（通常はスピル・ロード）をデコードし、対応するソース・レジスタと宛先レジスタに有効のマークを付けることによってこれらの命令の実行を引き受けができるが、このスレッドはその命令に関連する動作を実際に実行する必要はない。メイン・スレッドはこの命令をNOPとして取り扱う。

#### 【0046】5. FORK\_SUSPEND

この命令の命令コードは、将来スレッドの先頭を識別するアドレスと、一連の数値（N1、N2、…、Nn）とに関連づけられ、それぞれの数値には条件が付いている場合もあれば付いていない場合もある。所与の一連のn個の数値は、FORK命令に関連するアドレスから始まる命令のn個の連続グループを意味する。関連条件が一切付いていない数値は、対応するグループの命令を将来スレッドとして無条件に実行できることを意味する。関連条件が付いている数値は、コンパイル時指定条件が実行時に真と評価された場合のみ、対応するグループの命令の将来スレッドによる実行が有効になるはずであることを意味する。

#### 【0047】6. FORK\_S\_SUSPEND

この命令の命令コードは、将来スレッドの先頭を識別するアドレスと、数値sと、一連の数値（N1、N2、…、Nn）とに関連づけられ、それぞれの数値には条件が付いている場合もあれば付いていない場合もある。所与の一連のn個の数値は、FORK命令に関連するアドレスから始まる命令のn個の連続グループを意味する。関連条件が一切付いていない数値は、対応するグループの命令を将来スレッドとして無条件に実行できることを意味する。関連条件が付いている数値は、コンパイル時指

定条件が実行時に真と評価された場合のみ、対応するグループの命令の将来スレッドによる実行が有効になるはずであることを意味する。関連数値sは、スレッドの先頭にあって、対応するソース・レジスタと宛先レジスタに有効のマークを付けるためにデコード可能なs個の命令を意味するが、このスレッドはその命令に関連する動作を実際に実行する必要はない。

#### 【0048】7. FORK\_M\_SUSPEND

この命令の命令コードは、将来スレッドの先頭を識別するアドレスと、1組のマスク（M1、M2、…、Mn）とに関連づけられ、それぞれのマスクには条件が付いている場合もあれば付いていない場合もある。関連条件が一切付いていないマスクは、将来スレッドの実行用の有効なソース・オペランドを無条件に保持する、1組のアーキテクチャ化レジスタを表している。関連条件が付いているマスクは、コンパイル時指定条件が実行時に真と評価された場合のみ、将来スレッドの実行用の有効なソース・オペランドを保持すると想定することができる、1組のアーキテクチャ化レジスタを意味する。

#### 【0049】8. FSKIP

この命令の命令コードは、1つのマスクと、数値sとに関連づけられている。この命令を検出すると、将来スレッドは、次のs個の命令の取出し、デコード、実行をスキップすることができる。さらに将来スレッドは、1組の定義済みレジスタ・セットに有効なオペランドを保持しているというマークを付けるためにこのマスクを使用する。メイン・スレッドはこの命令をNOPとして取り扱う。

#### 【0050】9. SKPMG

この命令を検出すると、将来スレッドは、次のコンパイル時指定数の命令（通常はスピル・ロード）をデコードし、対応するソース・レジスタと宛先レジスタに有効のマークを付けることができるが、このスレッドはその命令に関連する動作を実際に実行する必要はない。この命令がメイン・スレッドによって検出された場合は、将来スレッドが個のSKPMG命令のアドレスの先頭に事前にフォークされているかどうかを判定するために検査が行われる。フォークされている場合は、メイン・スレッドと対応する将来スレッドという2つのスレッドのマシン状態を適切に組み合わせることにより、メイン・スレッドが対応する将来スレッドと組み合わされ、メイン・スレッドは、将来スレッドが中断された命令に続く命令から実行を再開する。このアドレスへの事前フォークが一切ない場合は、メイン・スレッドは、この命令に続く一連の命令シーケンスを引き続き実行する。このような命令の重要性については後述する。

【0051】新しい命令の形式の詳細説明：新しい命令の形式を示す図5ないし図13の詳細説明は以下の通りである。

#### 【0052】1. FORK <addr\_1>, <addr\_2>, …, <add

r\_n&gt;

図5のFORK命令（ブロック10）は、1つの命令コード・フィールド（ブロック11）と、それぞれが1つの将来スレッドの開始命令アドレスを識別する1つまたは複数のアドレス・フィールドaddr\_1, addr\_2, ..., ad dr\_n（ブロック12-1, 12-2, ..., 12-n）とを含む。

## 【0053】2. UNCOND\_SUSPEND

図6のUNCOND\_SUSPEND命令（ブロック20）は、1つの命令コード・フィールドを含む。

## 【0054】3. SUSPEND &lt;mode&gt;, &lt;cond\_1&gt; &lt;cond\_2&gt; ... &lt;cond\_n&gt;

図7のSUSPEND命令（ブロック30）は、SUSPEND命令コード・フィールド（ブロック31）と、モード・フィールド（ブロック32）と、条件フィールド（ブロック33）とを含む。本発明の好ましい実施例では、1つまたは複数の分岐からなるシーケンスの結果に関するコンパイル時推測をcond\_1, cond\_2, ..., cond\_n（ブロック33-1, 33-2, ..., 33-n）としてコード化するために条件フィールドを使用することができる。この特定の条件フィールド・コード化の意味については、以下に詳述する。

【0055】モード・フィールドは、2通りの方法のうちの1つで条件フィールド内の1組の条件を解釈するために使用する。モード・フィールドが有効（V）に設定されている場合は、スレッド管理ユニットは、SUSPEND命令に関連する<cond\_1>~<cond\_n>のうち、コンパイル時指定条件のいずれか1つが実行時に偽と評価された場合に、SUSPEND命令に関連する依存領域内の1組の命令の結果を破棄する。モード・フィールドが無効（I）に設定されている場合は、スレッド管理ユニットは、SUSPEND命令に関連する<cond\_1>~<cond\_n>というコンパイル時指定条件のすべてが実行時に真と評価された場合に、SUSPEND命令に関連する依存領域内の1組の命令の結果を破棄する。直観的に言えば、コンパイラは、フォーク点から組合せ点までの優良経路をコード化するために有効モード設定を使用し、フォーク点から組合せ点までの不良経路をコード化するために無効モード設定を使用するはずである。

【0056】一連の条件のうちの第1の条件cond\_1は、SUSPEND命令を含む将来スレッドをフォークしたあとで実行時にフォーキング・スレッドによって検出された第1の固有の条件付き分岐に関連づけられ、一連の条件のうちの第2の条件cond\_2は、SUSPEND命令を含む将来スレッドをフォークしたあとで実行時にフォーキング・スレッドによって検出された第2の固有の条件ブランチに関連づけられ、以下同様になる。異なる命令位置に常駐する分岐だけが固有と見なされる。さらに、好ましい実施例では特定の分岐結果のコンパイル時推測をコード化する条件は、実行（T）、非実行（N）、無指定（X）

のいずれかにことができる。あるいは、これらの条件に関連する推測は、実行（T）または非実行（N）のいずれかになるように制限することができる。

【0057】条件コード化形式をさらに明確にするため、以下のコード化例を検討する。

## 【0058】○ SUSPEND V, T X N

このコード化は、推測が該当する場合のみ、この条件付き中断命令のあとに続く命令が有効であることを意味する。すなわち、SUSPEND命令に関連する<cond\_1>~<cond\_n>というコンパイル時指定条件のすべてが実行時に真と評価された場合に、SUSPEND命令に関連する依存領域内の1組の命令の結果である。第1の制御流れ条件では、SUSPEND命令を含むスレッドをフォークしたあとで実行時にフォーキング・スレッドによって検出された第1の固有の条件付き分岐が実行されると想定する。第2のこののような分岐は、どちらに進んでもよい（すなわち、制御非依存分岐）とコンパイラによって認められ、第3のこののような分岐は、非実行であるとコンパイラによって想定されている。

## 【0059】○ SUSPEND I, N T X N T X T

このコード化は、推測が該当する場合のみ、この条件付き中断命令のあとに続く命令が無効であることを意味する。すなわち、SUSPEND命令に関連する<cond\_1>~<cond\_n>というコンパイル時指定条件のすべてが実行時に真と評価された場合にのみ、SUSPEND命令に関連する依存領域内の1組の命令の結果が破棄される。第1の制御流れ条件では、SUSPEND命令を含むスレッドをフォークしたあとで実行時にフォーキング・スレッドによって検出された第1の固有の条件付き分岐が実行されないと想定する。第2のこののような分岐は、実行であるとコンパイラによって想定され、第3のこののような分岐は、どちらに進んでもよい（すなわち、制御非依存分岐）とコンパイラによって認められ、第4のこののような分岐は、非実行であるとコンパイラによって想定され、第5のこのような分岐は、実行であると想定され、第6のこののような分岐は、どちらに進んでもよいと認められ、第7のこののような分岐は、実行であると想定されている。

【0060】ただし、フォーク後で組合せ前の領域内のフォーキング・スレッド・コードがループなしになるよう制限されている場合は、フォーク後にフォーキング・スレッド内で検出される分岐の動的シーケンスがすべて固有のものになるはずであることに留意されたい。すなわち、このような状況では、第1の固有の条件付き分岐は単に第1の動的検出条件付き分岐になり、第2の固有の条件付き分岐は単に第2の動的検出条件付き分岐になり、以下同様になるはずである。

【0061】上記の条件形式は、FORK\_SUSPEND、FORK\_S\_SUSPEND、FORK\_M\_SUSPENDの各命令の場合にコンパイル時推測条件を指定する際にも使用する。好ましい実施例では、FORK\_SUSPEND、FORK\_S\_SUSPEND、FORK\_M\_SUSPEND

の各命令で使用する条件フィールド・コード化において、SUSPEND命令に関連する<cond\_1>～<cond\_n>のうち、コンパイル時指定条件のいずれか1つが実行時に偽と評価された場合に、スレッド管理ユニットがSUSPEND命令に関連する依存領域内の1組の命令の結果を破棄することを意味する、有効モード・フィールド設定を想定している。

【0062】4. FORK\_SUSPEND <addr>, <N1, cond\_1> ... <Nn, cond\_n>

図8のFORK\_SUSPEND命令（ブロック40）は、命令コード・フィールド（ブロック41）と、アドレス・フィールド（ブロック42）と、それぞれが1つのカウント・フィールドと1つまたは複数の条件とに関連づけられている1つまたは複数の条件フィールド（ブロック43-1、43-2、...、43-n）とを含む。条件用の好ましい形式は、有効モード・フィールドを想定し、SUSPEND命令のコンテキストで前述したものと同じである。

【0063】5. SKIP <n>

図9のSKIP命令（ブロック50）は、命令コード（ブロック51）と、SKIP命令のコンテキストで前述したように、この命令以降で実行をスキップすることができる命令の数を指定するカウント・フィールド（ブロック52）とを含む。

【0064】6. FORK\_S\_SUSPEND <addr>, <N>, <N1, cond\_1> ... <Nn, cond\_n>

図10のFORK\_S\_SUSPEND命令（ブロック60）は、命令コード・フィールド（ブロック61）と、アドレス・フィールド（ブロック62）と、（SKIP命令のコンテキストで）前述した意味で実行をスキップすることができる、スレッドの先頭にある命令の数を指定するカウント・フィールド（ブロック63）と、それぞれが1つのカウント・フィールドと1つまたは複数の条件とに関連づけられている1つまたは複数の条件フィールド（ブロック64-1、64-2、...、64-n）とを含む。条件用の好ましい形式は、有効モード・フィールドを想定し、SUSPEND命令のコンテキストで前述したものと同じである。

【0065】7. FORK\_M\_SUSPEND <addr>, <M1, cond\_1> ... <Mn, cond\_n>

図11のFORK\_M\_SUSPEND命令（ブロック70）は、命令コード・フィールド（ブロック71）と、アドレス・フィールド（ブロック72）と、それぞれが1つのマスク・フィールドと1つまたは複数の条件とに関連づけられている1つまたは複数の条件フィールド（ブロック73-1、73-2、...、73-n）とを含む。それぞれのマスク・フィールドは、有効なソース・オペランドを保持する1組のアーキテクチャ化レジスタを指定するレジスタ・マスクを含むが、関連条件は実行時に適用されるものとする。条件用の好ましい形式は、有効モード

・フィールドを想定し、SUSPEND命令のコンテキストで前述したものと同じである。

【0066】8. FSKIP <mask> <n>

図12のFSKIP命令（ブロック80）は、命令コード・フィールド（ブロック81）と、1組のレジスタを定義するマスク・フィールド（ブロック82）と、FSKIP命令のコンテキストで前述したように、完全にスキップすることができる命令の数を指定するカウント・フィールド（ブロック83）とを含む。

【0067】9. SKPMG <n>

図13のSKPMG命令（ブロック90）は、命令コード・フィールド（ブロック91）と、SKPMG命令のコンテキストで前述したように、この命令以降で実行をスキップすることができる命令の数を指定するカウント・フィールド（ブロック92）とを含む。

【0068】組合せアクション：フォーク済みスレッドとフォーキング・スレッドとの組合せ：対応するフォーキング・スレッド（たとえば、メイン・スレッド）がフォーク済み（将来）スレッドの先頭に達すると、フォーク済み将来スレッドがフォーキング・スレッドと組み合わされる。この組合せは、フォーク済みスレッドによって定義されたCPU状態が置き換えられ、残りの状態がフォーキング・スレッドから保持されるように、2つのスレッドのCPU状態を組み合わせることによって実施される。通常、あるスレッドのCPU状態は、そのスレッドによって使用され定義されるアーキテクチャ上可視のレジスタを含むはずである。フォーキング・スレッド・プログラム・カウンタは、組み合わされたフォーク済みスレッドによって正しく実行された命令が再実行されず、組み合わされたフォーキング・スレッドによって実行されていない命令が適切に実行されるように実行を続行するために更新される。この場合、正しく実行された命令とは、重要なプログラム依存関係に違反しないような命令を意味する。フォーキング・スレッドは、組み合わされたスレッドの最新実行点を過ぎても実行を続行し、組み合わされた将来スレッドによって正しく実行された命令は、組合せプロセスの終わりに完了の対象となる。組み合わされた将来スレッドに関連する資源は、組合せプロセスの終わりに解放される。ただし、組合せの時点

では、フォーク済み将来スレッドがすでに中断されているか、まだ活発に実行中であるかのいずれかであることに留意されたい。いずれも場合も、組合せプロセスが終わると、組み合わされた将来スレッドが効果的に存在を停止する。また、UNCOND\_SUSPENDなどの明示的な中断ブリティブがない場合は、組合せが行われるまでフォーク済み将来スレッドがいつも実行を続けるはずであることも留意されたい。

【0069】フォークの任意選択性：本発明で提案した命令の新規の特徴は、コンパイル時にそれを使用する場合、実行時CPU資源に関するいかなる想定も必要とし

ない点である。実際の実施態様の積極性に応じて、特定のCPUが将来スレッドを実際にフォークできる場合もあれば、できない場合もある。すなわち、CPUの観点から見ると、FORK命令の検出に応答して実行時に実際にフォークするかどうかは、完全に任意選択である。このような命令のユーザ（たとえば、コンパイラ）は、保留の将来スレッドの数を追跡する必要がなく、また、実行時に確かに従う（すなわち、将来スレッドをフォークする）べき特定のフォークを想定することもできない。

【0070】コンパイラは、個別の（将来）スレッドとして実行可能な制御およびデータ非依存コード領域を識別する。ただし、コンパイラは、このようなスレッドが並列実行されることを想定するような追加の再構造化または最適化を一切実行しない。たとえば、コンパイラは、挿入されたFORK命令のいずれかが実行時にCPUによって無視されると、正しいプログラム実行の保証が必要になるはずのスピル・コードを保持する。スピル・コードとは、アーキテクチャ上可視のCPUレジスタの内容を命令キャッシュ内の所与の位置に格納し、その後、別の介入格納を行わずに同じ位置の内容を再ロードするためにコンパイル時に挿入される1組の命令を意味する。ただし、スピル・コードの実行は、将来スレッドとしてそれを実行している間は冗長になる可能性があることに留意されたい。将来スレッド実行中のこのようなスピル・コードの処理を最適化するため、本発明はSKIP命令とFSKIPおよびSKPMGなどのその変形態様を追加している。これらは、冗長なスピル・コードの実行を低減または解消するためのコンパイル時のヒントを可能にするものである。この新しい命令の意味の詳細は、前述の通りである。

【0071】FORK命令の任意選択性の直接的な結果として、それぞれが0個またはそれ以上のスレッドをフォークできる、この強化型マシン・アーキテクチャの各種実施態様に応じて再コンパイルする必要がないことに留意されたい。同様に、新しい命令のいずれも含まない古い2進コードについても、再コンパイルの必要はない。

【0072】将来スレッドでの複数条件付き中断の解釈：FORK命令に応答してフォークされた将来スレッドが、無条件中断を検出する前に一連の条件付き中断を検出する可能性がある。それぞれの条件付き中断は、いまだに共通のフォーク点に関連してしかも他の条件付き中断とは無関係に解釈されている。したがって、各種の制御流れ推測を将来スレッドの様々な部分に関連づけることは可能である。ここでSUSPEND命令Aについて検討する。FORK、SUSPEND、UNCOND\_SUSPEND、FORK\_S\_SUSPEND、FORK\_M\_SUSPEND、またはSKPMG命令以外のいくつかの命令の後で、別のSUSPEND命令BがAの後に続くと想定する。通常、SUSPEND命令Bの後にはUNCOND\_SUSPEND命令が続くはずである。ここで、SUSPEND命令Aに関連するコンパイル時条件が実行時に偽になると判定されてい

ると想定する。コンパイルを簡略化し、将来スレッドでの状態維持を低減するために、本発明の好ましい実施例では、破棄の時期を命令AとBとの間に限定するのではなく、命令AとUNCOND\_SUSPEND命令との間にすべての命令の結果を破棄できるだけである。

【0073】組合せ点の識別の簡略化：コンパイル時には、将来スレッド内のすべてのスピル・ロードをグループ化し、そのグループを将来スレッドの実行が始まるブロックの先頭に移動させることができ。すべての潜在的将来スレッドの最初の実行が新しいSKPMG命令になるようにさらにコンパイラが保証する場合、この命令は、スキップ可能なスピル・ロードの標識ならびに将来スレッドの開始用のマーカの両方の役割を果たす。この命令の意味については、前述の通りである。ただし、（SKPMGの形での）このような将来スレッド・マーカがない場合、メイン・スレッドは、絶えずその命令アドレスをすべての事前フォーク済み将来スレッドと照らし合わせて検査し、組合せが必要かどうかを検出する必要がある場合もあることに留意されたい。また、スキップされる命令の数がゼロであっても、この解釈では将来スレッド・マーカの追加機能を果たすので、コンパイラはこのSKPMG命令を挿入しなければならない。

【0074】図3および図4は、1次実行方法（PEM）と呼ばれる本発明の実行方法の諸ステップを示す流れ図である。本発明の方法の説明とともに、図3および図4の詳細説明を以下に示す。

【0075】1. フォーク点の検出（ブロック210）：本発明で提案した新しい命令とは無関係に、当技術分野で既知の技法を使用して静的順序の命令シーケンスを生成する。この命令シーケンスを分析して、1組のフォーク点を判定する。フォーク点とは、静的命令シーケンス中の位置であって、使用可能なマシン状態が順次追跡順序で後から（ただし、フォーク点の直後ではない）現れる1組または複数組の命令の並列実行を開始できる位置を意味する。フォーク点の識別には、先行技術で既知の技法を使用して対応するプログラム依存性グラフ（制御依存性グラフとデータ依存性グラフの組合せ）の一部または全部に基づいて行う、データおよび制御依存性分析が含まれる。たとえば、分岐命令を解決すると、実質的に分岐命令に制御依存している命令のスレッド用のフォーク点に到達することができる。

【0076】2. FORKの挿入（ブロック220）：コンパイル時に潜在的フォーク点のうちの0個またはそれ以上に0個またはそれ以上のFORK命令を挿入する。この位置では、FORK命令は、フォーク点に関連する0個またはそれ以上の潜在的将来スレッドの開始アドレスを識別することができる。特定のFORK命令とそのフォーク済み将来スレッド（複数も可）との関連づけがある場合は、その関連づけが前述のTMユニットによって管理される。

【0077】3. 静的シーケンスのロード（ブロック2

30) : 固定位置から始まるメモリ・システム (図1のブロック100) に前のステップ (FORKの挿入、ブロック220) 後に生成した静的順序の命令シーケンスをコードする。この固定位置では、メモリ・システムと中央演算処理装置の命令キャッシュとのインタフェースが取られ、静的シーケンスの続きが定期的に命令キャッシュに転送される。

【0078】4. 取出しと組合せ検査 (ブロック240) : 現行アドレス以降について、メイン・プログラム・カウンタ (すなわち、メイン・スレッドとして) によりシーケンスをアドレス指定し、プログラム・カウンタを更新することにより、命令キャッシュから命令シーケンスを取り出す。命令キャッシュ内で見つからない命令はメイン・メモリからキャッシュに取り出される。命令の取出しとともに、現行命令取出しあドレス以降について、組み合わされていない1つまたは複数の将来スレッドがあるかどうかを判定するための検査も行われる。この暗黙の組合せ検査の実行は、TMユニット (図1のブロック130) も担当する。この検査は通常、組み合わされていない (保留) すべての将来スレッドの開始アドレスとそれぞれの命令取出しあドレスとの比較を含むはずである。

【0079】5. スレッド妥当性検査 (ブロック250) : 1つまたは複数の将来スレッドが別の実行スレッド (たとえば、メイン・スレッド) の命令取出しあドレスに事前にフォークされていると前のステップ (ブロック240) で判定された場合は、1つまたは複数の推測の結果、プログラム依存関係の違反のためにこのような将来スレッドのそれぞれによって実行された命令の一部または全部を破棄する必要があるかどうかを確認するために、追加の検査がTMユニットによって行われる。

【0080】6. 組合せ (ブロック260) : 前のステップ (スレッド妥当性検査、ブロック250) で識別されたフォーク済み将来スレッドのうち、有効に実行された部分が、前述の組合せ動作によりメイン・スレッドと組み合わされる。

【0081】7. デコード (ブロック270) : 取り出した命令をディスパッチャでデコードする。その命令のうちの1つまたは複数がFORK命令としてデコードされたかどうかを確認するために検査する。

【0082】8. メイン・スレッドの実行 (ブロック280) : 前のステップ (デコード、ブロック270) でいずれかの命令がFORK以外の命令としてデコードされた場合、(図1のブロック140を使用して) 命令依存関係を分析し、適切な機能ユニット (図2のブロック180) 上で実行するために (図1のブロック150を使用して) それらをスケジューリングすることにより、実行を続行する。

【0083】9. 完了 (ブロック290) : 前述のように、完了ユニット (図2のブロック190) により命令

実行を完了する。ステップ4～9に記載した取出し、デコード、実行のプロセスは続行される。

【0084】10. フォーク能力の判定 (ブロック300) : 上記のブロック270に関連するステップ (デコード) で命令がFORK命令としてデコードされた場合は、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するための検査が行われる。将来スレッドをフォークするのに必要なマシン資源としては、使用可能なプログラム・カウンタと、スレッド状態を保管するために使用可能な内部バッファ空間などがある。

【0085】11. フォーク (ブロック310) : 使用可能な資源がある場合は、FORK命令に関連するアドレス (複数も可) を将来プログラム・カウンタ (複数も可) にロードすることにより、TMユニットが将来スレッド (複数も可) をフォークする。これにより将来スレッド (複数も可) の実行が始まるが、将来スレッドの開始マシン状態 (プログラム・カウンタを除く) は、フォーク点でのメイン・スレッド (関連FORK命令をデコードするスレッド) のものと同じになる。

【0086】12. 将来スレッドの実行 (ブロック320) : 上記のステップ (4) ～ (8) と同様に、フォーキング・スレッドの実行と並行して将来スレッドの実行が続行される。ただし、メイン・プログラム・カウンタとメイン・スレッド・ディスパッチャの代わりに、将来プログラム・カウンタの1つと将来スレッド・ディスパッチャの1つをそれぞれ使用し、メイン・スレッドをフォーキング・スレッドと呼ぶ。

【0087】13. 将来スレッドの停止 (ブロック330) : 将来スレッドがフォーキング・スレッドと組み合わされた後、または将来スレッドがTMユニットによって破棄された後、将来スレッドの実行が中断され、関連資源が解放される。

【0088】前述の1次実行方法 (PEM) の強化例をいくつか以下に説明する。

【0089】代替実施例1 :

1. PEMのステップ (2) は、以下の追加サブステップを有する。  
○ すべての将来スレッドの終わりにUNCOND\_SUSPEND命令が挿入される。

【0090】2. PEMのステップ (12) は、以下の追加サブステップを有する。  
UNCOND\_SUSPEND命令を検出すると、その対応将来スレッドの実行中に将来スレッドは無条件にそのスレッドを中断する。

【0091】3. PEMのステップ (8) は、以下の追加サブステップを有する。  
○ その対応将来スレッド以外のスレッドが (たとえば、メイン・スレッド内で) 実行するためにUNCOND\_SUSPEND命令が検出された場合は、その命令は無視される。

## 【0092】代替実施例2：

1. 代替実施例1を含むP E Mのステップ(1)は、以下の追加サブステップを有する。

○ すべてのUNCOND\_SUSPEND命令に対応して、対応将来スレッドに0個またはそれ以上のSUSPEND命令を挿入することができ、そこでそれぞれのSUSPEND命令が1つの条件に関連づけられる。

## 【0093】2. 代替実施例1を含むP E Mのステップ(2)は、以下の追加サブステップを有する。

○ SUSPEND命令に関連するコンパイル時指定条件が実行時に真と評価される場合のみ、SUSPEND命令に関連する依存領域内の1組の命令が対応将来スレッドでの実行に有効であると見なされる。したがって、将来スレッドの実行が条件付き中断命令を検出するときまでに関連推測が無効であると分かっている場合には、条件付き中断点で(TMユニットによって)将来スレッドを強制的に中断することもできる。

## 【0094】3. 代替実施例1を含むP E Mのステップ(3)は、以下の追加サブステップを有する。

○ その対応将来スレッド以外のスレッドが(たとえば、メイン・スレッド内で)実行するためにSUSPEND命令が検出された場合は、その命令は無視される。

## 【0095】代替実施例3：

1. 代替実施例2を含むP E Mのステップ(1)は、以下の追加サブステップを有する。

○ 0個またはそれ以上のSKIP命令を将来スレッドに挿入することができ、そこで、それぞれのSKIP命令が数値sに関連づけられる。

## 【0096】2. 代替実施例2を含むP E Mのステップ(2)は、以下の追加サブステップを有する。

○ その対応将来スレッドの実行中に関連数値sを含むSKIP命令を検出すると、この命令に続く次のs個の命令だけをデコードする必要が生じ、これらの命令の残りの実行はスキップすることができる。これらの命令で使用するソース・レジスタと宛先レジスタは、有効オペランドを保持するものとしてマークを付けることができるが、いずれかの機能ユニット上で実行するためにこれらのs個の命令をスケジューリングする必要はない。

## 【0097】3. 代替実施例2を含むP E Mのステップ(3)は、以下の追加サブステップを有する。

○ その対応将来スレッド以外のスレッドが(たとえば、メイン・スレッド内で)実行するためにSKIP命令が検出された場合は、その命令は無視される。

## 【0098】代替実施例4：

1. 代替実施例2を含むP E Mのステップ(1)は、以下の追加サブステップを有する。

○ 0個またはそれ以上のFSKIP命令を将来スレッドに挿入することができ、そこで、それぞれのFSKIP命令が、1組のアーキテクチャ化レジスタを定義するマスクと、数値sとに関連づけられる。

## 【0099】2. 代替実施例2を含むP E Mのステップ(2)は、以下の追加サブステップを有する。

○ その対応将来スレッドの実行中にマスクと数値sを含むFSKIP命令を検出すると、この命令に続く次のs個の命令をスキップすることができる。すなわち、これらの命令は、取出し、デコード、または実行を行う必要がない。マスクで識別されたレジスタは、有効オペランドを保持するものとしてマークを付けることができる。

## 【0100】3. 代替実施例2を含むP E Mのステップ(3)は、以下の追加サブステップを有する。

○ その対応将来スレッド以外のスレッドが(たとえば、メイン・スレッド内で)実行するためにFSKIP命令が検出された場合は、その命令は無視される。

## 【0101】代替実施例5：

1. 代替実施例2を含むP E Mのステップ(1)は、以下の追加サブステップを有する。

○ すべての将来スレッドの先頭に1つのSKPMG命令が挿入され、そこで、それぞれのSKPMG命令が数値sに関連づけられる。

## 【0102】2. 代替実施例2を含むP E Mのステップ(2)は、以下の追加サブステップを有する。

○ その対応将来スレッドの実行中に関連数値sを含むSKPMG命令を検出すると、この命令に続く次のs個の命令だけをデコードする必要が生じ、これらの命令の残りの実行はスキップすることができる。これらの命令で使用するソース・レジスタと宛先レジスタは、有効オペランドを保持するものとしてマークを付けることができるが、いずれかの機能ユニット上で実行するためにこれらのs個の命令をスケジューリングする必要はない。

## 【0103】3. 代替実施例2を含むP E Mのステップ(3)は、以下の追加サブステップを有する。

○ その対応将来スレッド以外のスレッドが(たとえば、メイン・スレッド内で)実行するためにSKPMG命令が検出された場合は、SKPMG命令の命令アドレス以降について、将来スレッドがすでにフォークされているかどうかを判定するための組合せ検査が行われる。

【0104】4. P E Mのステップ(4)の暗黙の組合せ検査はここでは不要であり、そのため除去される。

## 【0105】代替実施例6：

1. P E MのFORKの挿入ステップ(すなわち、ステップ3)は、以下のステップに置き換えられる。

○ 0個またはそれ以上の潜在的フォーク点に0個またはそれ以上のFORK\_SUSPEND命令を挿入する。その場合、FORK\_SUSPEND命令は、関連の潜在的将来スレッドの開始アドレスを識別するアドレスと、一連の数値とを含み、それぞれの数値には条件が付いている場合もあれば付いていない場合もある。所与の一連の数値は、FORK\_SUSPEND命令に関連するアドレスから始まる命令の連続グループを意味する。特定のFORK\_SUSPEND命令とそのフォーク済み将来スレッドとの関連づけがある場合は、前述のT

Mユニットによってその関連づけが管理される。

【0106】2. PEMのフォーク能力の判定ステップ（すなわち、ステップ10）は、以下のステップに置き換えられる。

○ 命令がFORK\_SUSPEND命令としてデコードされた場合は、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するための検査が行われる。

【0107】3. PEMのフォーク・ステップ（すなわち、ステップ11）は、以下のステップに置き換えられる。

○ 使用可能な資源がある場合は、FORK\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレッドをフォークする。

【0108】4. PEMの将来スレッドの実行ステップ（すなわち、ステップ12）は、以下の追加サブステップを有する。

○ FORK\_SUSPEND命令に関連する数値列は、以下のように対応将来スレッドの実行を制御する。数値たとえばnに関連条件が一切付いていない場合は、n個の命令からなる対応グループを将来スレッドとして無条件に実行できることを意味し、数値たとえばmに関連条件が付いている場合は、コンパイル時指定条件が実行時に真と評価される場合のみ、m個の命令からなる対応グループの将来スレッド実行が有効になるはずである。

【0109】代替実施例7：

1. PEMのFORKの挿入ステップ（すなわち、ステップ3）は、以下のステップに置き換えられる。

○ 0個またはそれ以上の潜在的フォーク点に0個またはそれ以上のFORK\_S\_SUSPEND命令を挿入する。その場合、FORK\_S\_SUSPEND命令は、関連の潜在的将来スレッドの開始アドレスを識別するアドレスと、数値たとえばsと、一連の数値とを含み、それぞれの数値には条件が付いている場合もあれば付いていない場合もある。所与の一連の数値は、FORK\_S\_SUSPEND命令に関連するアドレスから始まる命令の連続グループを意味する。

【0110】2. PEMのフォーク能力の判定ステップ（すなわち、ステップ10）は、以下のステップに置き換えられる。

○ 命令がFORK\_S\_SUSPEND命令としてデコードされた場合は、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するための検査が行われる。

【0111】3. PEMのフォーク・ステップ（すなわち、ステップ11）は、以下のステップに置き換えられる。

○ 使用可能な資源がある場合は、FORK\_S\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレ

ッドをフォークする。

【0112】4. PEMの将来スレッドの実行ステップ（すなわち、ステップ12）は、以下の追加サブステップを有する。

05 ○ FORK\_S\_SUSPEND命令に関連する数値列は、以下のように対応将来スレッドの実行を制御する。対応スレッドを将来スレッドとして実行している間は最初のs個の命令だけをデコードすることができ、これらの命令で使用するソース・レジスタと宛先レジスタは、有効オペランドを保持するものとしてマークを付けることができるが、いずれかの機能ユニット上で実行するためにこれらのs個の命令をスケジューリングする必要はない。さらに、数値たとえばnに関連条件が一切付いていない場合は、n個の命令からなる対応グループを将来スレッドとして無条件に実行できることを意味し、数値たとえばmに関連条件が付いている場合は、コンパイル時指定条件が実行時に真と評価される場合のみ、m個の命令からなる対応グループの将来スレッド実行が有効になるはずである。

20 【0113】代替実施例8：

1. PEMのFORKの挿入ステップ（すなわち、ステップ3）は、以下のステップに置き換えられる。

○ 0個またはそれ以上の潜在的フォーク点に0個またはそれ以上のFORK\_M\_SUSPEND命令を挿入する。その場合、FORK\_M\_SUSPEND命令は、関連の潜在的将来スレッドの開始アドレスを識別するアドレスと、1組のマスクとを含み、それぞれのマスクには条件が付いている場合もあれば付いていない場合もある。

【0114】2. PEMのフォーク能力の判定ステップ（すなわち、ステップ10）は、以下のステップに置き換えられる。

○ 命令がFORK\_M\_SUSPEND命令としてデコードされた場合は、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するための検査が行われる。

【0115】3. PEMのフォーク・ステップ（すなわち、ステップ11）は、以下のステップに置き換えられる。

○ 使用可能な資源がある場合は、FORK\_M\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレッドをフォークする。

【0116】4. PEMの将来スレッドの実行ステップ（すなわち、ステップ12）は、以下の追加サブステップを有する。

○ FORK\_M\_SUSPEND命令に関連するマスク列は、以下のように対応将来スレッドの実行を制御する。対応スレッドを将来スレッドとして実行している間、FORK\_M\_SUSPENDに関連し、条件が一切付いていないマスクは、将来スレッドの実行のための有効ソース・オペランドを無条件

に保持する1組のアーキテクチャ化レジスタを表し、条件に関連するマスクは、コンパイル時指定条件が実行時に真と評価される場合のみ、将来スレッドの実行のための有効ソース・オペランドを保持すると想定することができる1組のアーキテクチャ化レジスタを意味する。命令のソース・レジスタ・オペランドに関連するコンパイル時指定条件が実行時に真に該当しない場合は、TMユニットが将来スレッド内の命令の一部または全部の結果を破棄する。

【0117】代替実施例9：

1. PEMのメイン・スレッドの実行ステップ（すなわち、ステップ8）は、以下の追加サブステップを有する。

○ スレッド実行中のすべての分岐解決（すなわち、条件付き分岐を実行するかどうかの判定と、関連目標アドレス）はTMユニットに連絡される。TMユニットはこの情報を使用して、間違った分岐アドレスにフォークされた将来スレッドと依存スレッドを破棄する必要があるかどうかを判定する。これにより、後述するように命令の制御依存ブロックの同時実行が可能になる。

【0118】代替実施例10：

1. PEMの取出しと組合せ検査ステップ（すなわち、ステップ4）は、以下の追加サブステップを有する。

○ 事前にフォークされたスレッドのいずれかが既定のタイムアウト期間より長い間、組み合わされずにいたかどうかを確認する検査を含むように、組合せ検査が拡張される。このようなスレッドはすべてTMユニットによって破棄される。

【0119】新しい命令のコード化の詳細説明：図14ないし図17は、新しい命令の一部の好ましいコード化例を示している。ビット位置0は最上位ビット位置を意味し、ビット位置31は最下位ビット位置を意味する。

【0120】1. FORK（図14）

この命令（ブロック111）では、ビット0～5を使用して1次命令コード4を使用している。将来スレッドの開始アドレスの相対アドレスはビット位置6～29の24ビットのアドレス・フィールドにコード化される。最後の2ビットであるビット位置30と31は、FORK命令の代替形式のコード化を行うための拡張命令コード・フィールドとして使用される。この2ビットは、FORK命令のこのバージョンでは0に設定される。

【0121】2. UNCOND\_SUSPEND（図15）

この命令（ブロック222）では、ビット位置0～5の1次命令コード19を使用している。拡張命令コード・フィールドのビット21～30は、それを同じ1次命令コードを含む他の命令と区別するために514に設定されている。ビット31は、この無条件中断命令を条件付き中断（SUSPEND）命令と区別するために0に設定されている。

【0122】3. SUSPEND（図16）

この命令（ブロック333）では、ビット位置0～5の1次命令コード19を使用している。拡張命令コード・フィールドのビット21～30は、それを同じ1次命令コードを含む他の命令と区別するために514に設定されている。ビット31は、この条件付き中断命令を無条件中断（UNCOND\_SUSPEND）命令と区別するために1に設定されている。コンパイル時分岐推測は、実行、非実行、無指定のいずれかになる。したがって、ビット位置7～20を使用して7つのコンパイル時分岐推測C1～C7のそれぞれについて、2ビットずつ使用する。このシーケンスの第1の条件C1（ビット7と8）は、SUSPEND命令を含む将来スレッドのフォーク後に実行時にフォーキング・スレッドによって検出される第1の固有の条件付き分岐に関連づけられ、このシーケンスの第7の条件C7は、SUSPEND命令を含む将来スレッドのフォーク後に実行時にフォーキング・スレッドによって検出される第7の固有の条件付き分岐に関連づけられている。モード・フィールドはビット位置6にコード化される。このコード化に関連する意味については、SUSPEND命令のコンテキストで既に前述した通りである。

【0123】4. FORK\_SUSPEND（図17）

この命令（ブロック444）でも、ビット位置0～5で上記のFORK命令に使用したものと同じ1次命令コード4を使用している。しかし、拡張命令コード・フィールド（ビット30と31）は、それをFORK命令と区別するために1に設定されている。将来スレッドの開始アドレスの相対アドレスはビット位置20～29の10ビットのアドレス・フィールドにコード化される。コンパイル時分岐推測は、実行、非実行、無指定のいずれかになる。したがって、4つのコンパイル時分岐推測C1～C4のそれぞれについて、2ビットずつ使用する。このシーケンスの第1の条件C1は、SUSPEND命令を含む将来スレッドのフォーク後に実行時にフォーキング・スレッドによって検出される第1の固有の条件付き分岐に関連づけられ、このシーケンスの第4の条件C4は、SUSPEND命令を含む将来スレッドのフォーク後に実行時にフォーキング・スレッドによって検出される第4の固有の条件付き分岐に関連づけられている。第1の数値N1（ビット6～8）は、C1（ビット9と10）とC2（ビット11と12）の両方に関連する条件が実行時に真に該当すると評価されると想定して、将来スレッドの開始アドレスから始まる有効な命令の数を意味する。これに対して、N2（ビット13～15）は、C3（ビット16と17）とC4（ビット18と19）の両方に関連する条件が実行時に真に該当すると評価されると想定して、将来スレッドの開始アドレスから始まる有効な命令+N1個の命令の数を意味する。

【0124】例

図18ないし図20は、本発明で提案した命令の一部をコード・シーケンスのサンプルで使用した場合を示して

いる。図示のコード・シーケンスは、任意で分岐命令で終わる、非分岐命令のブロックに分割されている。使用する命令ニーモニックは、本発明で導入したもの（たとえば、FORK）か、またはPower PCアーキテクチャ（Power PCはIBMの商標である）のものかのいずれかである。条件付き分岐で終わるコードシーケンスのブロックは、分岐を実行しない場合に制御の転送先になるブロックに続く辺Nと、分岐を実行する場合に制御の転送先になるブロックに続くもう1つの辺Tとを有する。

【0125】図18および図19は、複数の命令からなる制御非依存ブロック間で推測するために本発明で提案した命令を使用する場合を示している。図18および図19のB1とB12のような様々な制御非依存ブロックの同時取り出し、デコード、推測、実行を可能にするために、FORK、SUSPEND、UNCOND\_SUSPENDの各命令が使用されている。制御がブロックB0からB1に達すると、ブロックB1のFORK命令を使用して、制御非依存ブロックB12とB1との並行実行を開始する。ただし、B1を実行するメイン・スレッドはいくつかの経路の1つをたどることができるが、それらの経路はいずれも将来スレッドとして実行されるブロックB12に到達することに留意されたい。同様に、ブロックB1の終わりにある分岐の解決によってB3に至る場合には、制御非依存B9の並行実行のためにFORK命令が使用される。ブロックB3を実行するスレッドは、ブロックB6またはB7の実行後にB9から始まる将来スレッドと組み合わされる。

【0126】アーキテクチャ化レジスタ2とメモリ位置mem6それぞれの更新の結果発生する重要な依存関係を観察するために、ブロックB9とB12を実行する将来スレッドで無条件中断すなわちUNCOND\_SUSPEND命令が使用される。ブロックB3の終わりにある分岐の結果として、フォーキング・スレッド（ブロックB3を実行するもの）が実行時にブロックB7に移行し、ブロックB6（レジスタ3を更新するもの）を回避すると想定して、次の2つの命令を推論実行するために、ブロックB9では条件付き中断すなわちSUSPEND命令が使用される。同様に、制御がブロックB10（レジスタ4を更新するもの）に移行しないと想定して、次の4つの命令を推論実行するためにSUSPEND命令が使用される。ただし、回避される経路、すなわちブロックB2とB10を介してブロックB1のフォーク点からブロックB12の組合せ点に至る経路は、経路表現TXTを使用してコンパイル時にコード化されることに留意されたい。この表現は、フォーク点後の第1の固有の条件付き分岐すなわちB1の終わりにある分岐が実行され、第2の分岐すなわちB2の終わりにある分岐はどちらにも進むことができ、B8の終わりにある分岐も実行されることを意味する。ただし、この場合、複数の優良経路（すなわち、レジスタ4を一切更新しない経路）が存在することに留意

されたい。ブロックB2の終わりにある分岐はブロックB4またはブロックB5のいずれかに進むことができ、B8の終わりにある分岐が実行されず、B11に至る場合はこれらの経路のいずれも優良と見なされるはずである。

05 【0127】フォークの任意選択性を保証するために、図19のブロックB12の先頭にあるスピル・ロードがコンパイラによって保存されていることに留意されたい。また、B12が将来スレッドとして実行される場合は、スピル・ロードの冗長実行を最適化するために図19でSKIP命令が使用されることにも留意されたい。

10 【0128】図20は、複数の命令からなる制御依存ブロック間で推測するためにFORK命令とSUSPEND命令を使用する場合を示している。FORK命令は、ブロックB10から制御依存ブロックB200とB300にフォークするために使用されている。制御依存ブロックB200とB300は、推論実行され、並列である。メイン・スレッドはブロックB100を実行するが、フォーク済み将来スレッドはブロックB200とブロックB300を実行する。ブロックB100の終わりにある分岐を解決すると、TMユニットは間違った分岐結果に関して条件付けされた将来スレッドを破棄する。たとえば、分岐を実行する場合、B200から始まる将来スレッドが破棄される。

15 25 【0129】潜在的利点

この項では、上記で提案した命令が前述の諸問題を解決するのにどのように役立つかを詳しく説明する。

20 【0130】1. 命令取り出しのボトルネックの緩和  
上記の例に示したように、提案したフォーク命令と中断命令は、現行スーパースカラー・プロセッサの命令取り出しのボトルネックに対処する新規の方法を提供する。コンパイラは、これらの命令を使用して、任意の距離にある（動的に）制御非依存ブロックを指示することができます。制御非依存とは、プログラム制御がフォーク点に達した場合に、これらの将来ブロックに達するように拘束される（当然のことながら、予測できないような流れの変更を行うことができる割込みは一切ないものと想定する）ことを意味する。したがって、そのブロックの制御依存性が解決されるとただちに（制御の流れを待たず）に命令を取り出すことができる。また、その制御依存性が得られる分岐（制御の流れが得られる分岐ではない）が間違って予測された場合のみ、推論方式で取り出した命令を破棄しなければならない。たとえば、ブロックB9の命令は、ブロックB1でのその共用制御依存性が解決されるか、推測された直後に、ブロックB3の命令とともに取り出すことができる。さらに、ブロックB9からの命令は、ブロックB3の終わりにある分岐が間違って予測された場合ではなく、ブロックB1の終わりにある制御依存分岐が間違って予測された場合のみ、無駄な取り出しと見なすか、破棄しなければならない。制御

依存性の概念を持たない従来のスーパースカラーは、ブロックB7とB9がブロックB3の終わりにある分岐の従来の制御流れ推測により取り出され、その後、これが予測謝りであると判明した場合、ブロックB7. (またはB6) ならびにB9のその推論取出しを破棄するはずである。

【0131】2. 制御非依存ブロック間でのデータ非依存性の活用

これらのブロックに至る可能性のあるすべての制御流れ経路とはデータ非依存でもある制御非依存ブロックの命令は、このような制御非依存ブロックへの複数フォークを介して、同時かつ非推論方式で実行することができる。たとえば、ブロックB9 (B3とは制御非依存である) の最初の3つの命令は、ブロックB3、B6、B7 (B3からB9への1組の制御流れ経路上の1組の基本ブロック) の命令とはデータ非依存である。したがって、これらの命令は、提案したフォーク命令と中断命令を使用して、非推論方式で取り出して実行することができる。

【0132】3. 制御非依存ブロック間でのデータ依存性の推測

将来スレッドの活動とメイン・スレッドの活動とのオーバラップを高めるためには、将来スレッド内の潜在的データ依存性に関する何らかの形式の推測が必要である。図18および図19の例を検討する。この場合、ブロックB1～B11にはレジスタ4の定義が1つしかない。これはブロックB10で定義されている。メイン・スレッドの制御の流れについて推測する、すなわち、メイン・スレッドの制御の流れがブロックB10に達しないと想定すると、ブロックB12の先頭から始まる将来スレッドとブロックB1に継続するメイン・スレッドとのオーバラップを高めることができある。ブロックB10の違反命令に至る正確な制御の流れは、提案した条件付き中断命令の一部として、<TXT>としてコード化される。ただし、制御流れの推測はコンパイル時に行われ、このため、静的分岐予測 (またはプロファイル主導あるいはその両方) の技法だけに基づいて行われることに留意されたい。また、この場合の正味効果は、条件付き中断命令と無条件中断命令との間の命令を推論方式で格上げすることと同様であることも留意されたい。しかし、それぞれの保護された (格上げされた) 命令の一部として制御流れ条件をコード化する、保護された (または格上げされた) 命令の既知の技法とは異なり、提案した技法では、条件付き中断命令と無条件中断命令とを使用して1群の命令用の条件をコード化する。この手法の重要な利点としては以下のものがある。

【0133】○ アーキテクチャ上の影響が小さいこと前に示したように、提案した方式の主な利点は、そのアーキテクチャ上の影響が相対的に最小限であることである。フォーク命令と中断命令 (そのうち、フォーク命令

だけが1次命令コード空間を必要とする) の追加を除き、既存の命令コード化は影響を受けない。したがって、格上げ手法とは異なり、提案した方式では、制御流れの推測をコード化するために格上げしたそれぞれの命令の命令コードで使用可能なビット数に依存しない。

【0134】○ 推測した制御流れのコード化の正確さ新しい (中断) 命令では制御流れの推測が排他的にコード化されるので、より多くのビット数を使用してそれを正確にコード化することができる。たとえば、格上げ方式では、想定した流れ経路に沿って格上げした命令の深さをコード化するためにのみ、ある妥協点に達しなければならなかった (それぞれの分岐は想定した結果ビットを有し、最も可能性の高い追跡経路を示していた)。この妥協点は、格上げしたそれぞれの命令の命令コードに収容できるように、推測した制御流れを簡潔にコード化するために必要であった。この妥協点の結果、制御非依存分岐の予測を誤ると、推論方式で実行し格上げした命令が不必要に破棄されてしまった。本明細書で提案した手法では、推測した制御流れ経路に沿った制御非依存分岐が、NまたはTではなくXによって正しくコード化される。このため、将来スレッドで推論方式で実行された命令は、制御非依存分岐の予測を誤っても破棄されない。

【0135】○ 小規模なコード拡大  
典型的なパーコレーションおよび格上げ技法では、想定した追跡から外れる経路でのコード・コピーまたはパッチアップ: コードが必要になる場合が多い。これは、コード・サイズの大幅な拡大に至る可能性がある。提案した技法はこれらのオーバヘッドのいずれも持たないの  
で、唯一のコード拡大は、1組の命令によって共用されるフォーク命令と中断命令によるものである。

【0136】○ 順次例外処理の実施の単純化  
提案した技法には上方コード・モーションが一切なく、推論方式で実行したコードは依然としてその元の位置だけにとどまっている。したがって、メイン・スレッドが命令の原因である例外を含む将来スレッドと組み合わされるまで、例外処理を容易に遅延させることができる。すなわち、例外を引き起こす可能性のある推論命令の元の位置に明示的にマークを付ける必要もなく、正しい順序で例外を処理することができる。

【0137】○ 正確な割込みの実施の単純化  
この提案の固有のメイン・スレッドは、順次プログラム順序で完了する最後の命令をいつも正確に把握している。したがって、割込みを正確に処理するために重要な余分なハードウェアを設ける必要は全くない。

【0138】4. コンパイルとマシン実施態様との結合解除  
前述のように、フォークの任意選択性のため、提案したアーキテクチャのコンパイルは、多数の活動スレッドが可能なマシンを想定して行うことに留意さ

れたい。しかも、実際のマシン実施態様は、使用可能なマシン資源に応じて、このようなフォークのほとんどまたはこのようなフォークの一部に従うか、このようなフォークのいずれにも従わないかを選択することができる。したがって、このコンテキストの大部分では、マシン実施態様からコンパイルを結合解除することができる。これは、少數または多数の活動スレッドが可能なマシンについて個別に再コンパイルする必要がないことも意味する。

#### 【0139】5. ループ反復の並列実行

提案したフォーク命令と中断命令は、ネストしたループでの反復並列性を効率よく活用するためにも使用することができる。たとえば、SPECint92ベンチマークの1つから前述したサンプル・ループについて検討する。このループの内側ループ反復は、前の反復に対して制御とデータの両面で依存している。しかし、内側ループのそれぞれの活動化（すなわち、外側ループ反復）は前のものとは無関係である。このため、前のものが完了するまで待たずに、しかも内部ループの何らかの制御およびデータ非依存反復の予測を誤ったときに外側ループ反復から実行した命令を必要に破棄せずに、マシンが内側ループの活動化を何度も開始できるようにするため、提案したフォーク命令（外側ループ・ボディを開始する）をコンパイラが使用することは可能である。

#### 【0140】6. レジスタ・プレンシャの緩和

互いにデータ非依存でもある制御非依存基本ブロック内の命令は、取り出すことも実行することもできない。起こりうる明らかな疑問は、このようなデータおよび制御非依存命令が、同一基本ブロック内にまとめて入れるのに十分なほどパーコレーションされていないのかということである。優良コンパイラはこのようなパーコレーションを実施しようと最善を尽くすはずであるが、必ずこれらの命令をまとめてグループ化できるわけではない。前述のように、すべてのデータおよび制御非依存命令を効率よくまとめてグループ化できるようにするには、コンパイラは、適切なコード化を行うのに十分なアーキテクチャ化レジスタを有する必要がある。たとえば、図18および図19で使用する例の推測上のマシンが4つのアーキテクチャ化レジスタ、すなわちレジスタ1～レジスタ4しか提供しないものと想定する。このようなマシン用のコンパイラは、追加のスピンル・コードを挿入せずに、制御およびデータ非依存命令を基本ブロックB1およびB12に単純にグループ化することはできない。フォーク機構により、コンパイラは追加のスピンル・コードがなくても基礎となるデータ非依存性を伝えることができる。事実、既存のスピンル・コードの一部は、B12が実行時に実際にフォークされると冗長（たとえば、基本ブロックB12内の最初の2つのロード）になる可能性がある。このようなスピンル・コードは、前述のようにSKIP命令を使用して最適化することができる。

#### 【0141】7. 制御依存ブロック間の推測

これまでの説明でフォークを使用したのは、制御非依存ブロックの並列実行の場合だけであった。この概念は、制御依存ブロックを含むようにさらに拡張することができる。さらにこれは、両方の分岐経路を推論方式で実行できる能力を意味する。追加の実施コストが必要ではあるが、このような推測はいずれもアーキテクチャに対してこれ以上影響を及ぼすことはない。この形式の推測の追加の有用性は、ある程度は（1つの分岐経路に沿って）現行推論スーパースカラーにすでに使用されているが、さらに検討する必要がある。図20で使用する例は、どちらもB100に対して制御依存しているブロックB200およびB300のような制御依存ブロック間で推測するためにフォーク命令と中断命令を使用する場合を示している。ブロックB100のフォークも、両方の分岐経路に沿って推測し、実行時の実際の制御の流れ（B200またはB300）に基づいて適切に命令を破棄するためのものである。

#### 【0142】8. スレッド管理の簡略化

○ スレッド間の同期：固有のメイン・スレッドと残りの将来スレッドという概念は、スレッド間の同期を簡略化した機構を提供し、低いオーバヘッドを意味する。明示的な中断点では、将来スレッドは単にそれ自体を中断し、メイン・スレッドの制御が将来スレッドに到達するのを待つだけである。あるいは、その実行中の様々な時点で将来スレッドが他のスレッドとの明示的スレッド間同期を試みることもできる。しかし、このようにスレッド間同期がさらに精巧になると、ハードウェア／ソフトウェアのオーバヘッドが増すことを意味する。

【0143】○ スレッド間通信：アーキテクチャ化マシン状態のコピーによるフォークと、前述の組合せ動作の概念により、オーバヘッドの低いスレッド間通信の機構が提供される。オーバヘッドがこれよりかなり高い代替機構は、たとえば、メッセージにより、活動スレッド間の連続通信プロトコルを提供する明示通信プリミティブをもたらすことができる。

【0144】○ スレッドのスケジューリング：本発明で提案した機構では、結果的に（前述のように）フォークの任意選択性が得られるが、FORK命令に応答してスレッドをスケジューリング（フォーク）するために実行時スレッド・スケジューリング・ハードウェアを必要としないので、動的スレッド・スケジューリングも簡略化される。したがって、スレッド・スケジューリング・ハードウェアは、すべてのFORK命令が暗示する将来スレッド（複数も可）の待ち行列化と管理を負担する必要がない。動的スレッド・スケジューリングのオーバヘッドがこのように低下しているので、再コンパイルせずに各種のマシン実施態様に適合できることなど、その他の利点により、静的スレッド・スケジューリングに比べ、それがより魅力的なものになる。

【0145】まとめとして、本発明の構成に関して以下の事項を開示する。

【0146】(1) コンピュータ内の中央演算処理装置において、

a. 複数の命令を有する命令キャッシュ・メモリであって、その命令キャッシュが1つまたは複数の命令キャッシュ・ポートをさらに有する命令キャッシュ・メモリと、

b. 複数のプログラム・カウンタからなるプログラム・カウンタ・バンクであって、それぞれのプログラム・カウンタが命令キャッシュ内の1つまたは複数の命令を独立してアドレス指定し、アドレス指定した命令を命令キャッシュ・ポートの1つにポーティングすることができる、プログラム・カウンタ・バンクと、

c. 複数のディスパッチャからなり、それぞれのディスパッチャが命令バッファを1つずつ有し、それぞれのディスパッチャが1つまたは複数の命令キャッシュ・ポートから命令を受け取り、受け取った命令をその命令バッファに入れ、命令をデコードし、その関連バッファ内の命令間の依存関係を分析することができる、ディスパッチャ・バンクと、

d. それぞれのスレッドがプログラム・カウンタの1つを使用して実行した一連の命令シーケンスを有する、1つまたは複数のスレッドをフォークし、0または1つ以上のスレッド間通信を処理するスレッド管理ユニットと、

e. すべてのディスパッチャから命令を受け取り、1つまたは複数の機能ユニット上で実行するために命令をスケジューリングするスケジューラと、

f. すべてのスレッド内の命令によってアクセス可能な1つまたは複数のアーキテクチャ化レジスタからなる固定セットを含むレジスタ・ファイルとを含み、それにより、1つまたは複数の命令スレッドが機能ユニットによって並列に実行されることを特徴とする、中央演算処理装置。

(2) プログラム・カウンタ・バンク内のプログラム・カウンタの1つがメイン・スレッド内の命令を追跡し、メイン・スレッドが順次追跡順序で最も早いスレッドであることを特徴とする、上記(1)に記載の装置。

(3) 1つまたは複数のディスパッチャが、そのディスパッチャが分析中に解決できない1つまたは複数の依存関係について推測し、スレッド管理ユニットが、1つまたは複数の推測の結果として、プログラム依存関係の違反のために将来スレッドのいずれかによって実行された1つまたは複数の命令を破棄する必要があるかどうかを判定することができ、スレッド管理ユニットがこのような違反命令を破棄することを特徴とする、上記(2)に記載の装置。

(4) スレッド管理ユニットは、FORK命令が検出されたときに指定のアドレスから始まる将来スレッドをフォー

クすることができ、FORK命令がコンパイル時に命令スレッドに挿入され、FORK命令が1つまたは複数の将来スレッドの先頭を識別することを特徴とする、上記(3)に記載の装置。

05 (5) FORK命令が1つの命令コード・フィールドと1つまたは複数のアドレス・フィールドとを含み、それぞれのアドレスが将来スレッドの開始位置を識別することを特徴とする、上記(4)に記載の装置。

(6) FORK命令の命令コード・フィールドがビット0～10 5を含み、アドレス・フィールドがビット6～29を含み、拡張命令コード・フィールドがビット30と31とを含むことを特徴とする、上記(5)に記載の装置。

(7) スレッド管理ユニットは、FORK命令が検出されたときに指定のアドレスから始まる将来スレッドをフォークすることができ、UNCOND\_SUSPEND命令が検出されたときにその将来スレッドを無条件に中断し、FORK命令とUNCOND\_SUSPEND命令がコンパイル時に挿入されることを特徴とする、上記(3)に記載の装置。

(8) FORK命令が1つの命令コード・フィールドと1つまたは複数のアドレス・フィールドとを含み、それぞれのアドレスが将来スレッドの開始位置を識別し、UNCOND\_SUSPEND命令が1つの命令コード・フィールドを含むことを特徴とする、上記(7)に記載の装置。

(9) FORK命令の命令コード・フィールドがビット0～25 5を含み、アドレス・フィールドがビット6～29を含み、拡張命令コード・フィールドがビット30と31とを含み、UNCOND\_SUSPENDの命令コードがビット0～5を含む1つの1次命令コード・フィールドと、ビット21～31を含む1つの拡張命令コード・フィールドとを有することを特徴とする、上記(8)に記載の装置。

(10) 1つまたは複数のSUSPEND命令を有し、将来スレッドの1つの実行中にSUSPEND命令が検出され、SUSPEND命令に関連するコンパイル時指定条件が実行時に偽と評価された場合にスレッド管理ユニットがSUSPEND命令に関連する依存性領域内の1組の命令の結果を破棄し、SUSPEND命令がコンパイル時に挿入されることを特徴とする、上記(7)に記載の装置。

(1.1) SUSPEND命令が、1つのSUSPEND命令コード・フィールドと、1つのモードビットと、1つの条件フィールドとを含むことを特徴とする、上記(10)に記載の装置。

(1.2) SUSPEND命令コードが、ビット0～5を含む1つの1次命令コード・フィールドと、ビット6を占有する1つのモード・フィールドと、ビット6～20を占有し、それぞれが2ビットの長さの7つの条件サブフィールドから構成される1つの条件フィールドと、ビット21～31を含む1つの拡張命令コード・フィールドとを有することを特徴とする、上記(1.1)に記載の装置。

(1.3) スレッド管理ユニットは、FORK\_SUSPEND命令が検出されたときに指定のアドレスから始まる将来スレ

ドをフォークすることができ、FORK\_SUSPEND命令がコンパイル時に命令スレッドに挿入され、FORK\_SUSPEND命令が1組または複数組の命令を識別することができ、それぞれの組の命令がそれぞれの組の命令の有効実行を判定する関連条件を任意で有することを特徴とする、上記(3)に記載の装置。

(14) FORK\_SUSPEND命令が、1つの命令コード・フィールドと、1つのアドレス・フィールドと、1つまたは複数の条件フィールドとを含み、それぞれの条件フィールドが1つのカウント・フィールドと1つまたは複数の条件とを有することを特徴とする、上記(13)に記載の装置。

(15) FORK\_SUSPEND命令が、ビット0～5を含む1つの命令コードと、ビット6～8を含む第1のカウント・フィールドと、第1のカウント・フィールドに関連し、ビット9～10および11～12をそれぞれ含む2つの条件とを有する第1の条件フィールドと、ビット13～15を含む第2のカウント・フィールドと、第2のカウント・フィールドに関連し、ビット16～17および18～19をそれぞれ含む2つの条件とを有する第2の条件フィールドと、ビット20～29を含む1つのアドレス・フィールドと、ビット30および31を含む1つの拡張命令コード・フィールドとを有することを特徴とする、上記(14)に記載の装置。

(16) SKIP命令を検出したときに、将来スレッドが、SKIP命令によって指定された複数の命令をデコードし、実行を行わずに識別された命令の実行を引き受けることを特徴とする、上記(10)に記載の装置。

(17) SKIP命令が1つの命令コード・フィールドと1つのカウント・フィールドとを含むことを特徴とする、上記(16)に記載の装置。

(18) スレッド管理ユニットは、FORK\_S\_SUSPEND命令が検出されたときに指定のアドレスから始まる将来スレッドをフォークすることができ、FORK\_S\_SUSPEND命令がコンパイル時に命令スレッドに挿入され、FORK\_S\_SUSPEND命令が1組または複数組の命令を識別することができ、それぞれの組の命令がそれぞれの組の命令の有効実行を判定する関連条件を任意で有し、スレッドに開始時に複数の命令を識別するスキップ・カウント・フィールドをさらに有し、実行を行わずに識別された命令の実行を引き受けることを特徴とする、上記(3)に記載の装置。

(19) FORK\_S\_SUSPEND命令が、1つの命令コード・フィールドと、1つのアドレス・フィールドと、1つのスキップ・カウント・フィールドと、1つまたは複数の条件フィールドとを含み、それぞれの条件フィールドが1つのカウント・フィールドと1つまたは複数の条件とを有することを特徴とする、上記(18)に記載の装置。

(20) スレッド管理ユニットは、FORK\_M\_SUSPEND命令が検出されたときに指定のアドレスから始まる将来スレ

ッドをフォークすることができ、FORK\_M\_SUSPEND命令がコンパイル時に命令スレッドに挿入され、FORK\_M\_SUSPEND命令が1組のレジスタ・マスクを識別することができ、マスクに関連する条件がある場合にその条件が実行

05 時に該当するのであれば、それぞれのマスクが有効ソース・オペランドを保持する複数のアーキテクチャ化レジスタからなるサブセットを識別することを特徴とする、上記(3)に記載の装置。

(21) FORK\_M\_SUSPEND命令が、1つの命令コード・フィールドと、1つのアドレス・フィールドと、1つまたは複数の条件フィールドとを含み、それぞれの条件フィールドが1つのレジスタ・マスクと1つまたは複数の条件とを有することを特徴とする、上記(20)に記載の装置。

15 (22) FSKIP命令を検出したときに、将来スレッド・ディスパッチャが取出しと、その結果、この命令に続く指定の数の命令の実行をスキップし、FSKIP命令が有効オペランドを保持する1組のアーキテクチャ化レジスタを指定するレジスタ・マスクを識別することができ、メイン・スレッド・ディスパッチャがこれをN O Pとして扱い、FSKIP命令がコンパイル時に命令スレッドに挿入されることを特徴とする、上記(10)に記載の装置。

(23) FSKIP命令が、1つの命令コード・フィールドと、1つのマスク・フィールドと、1つのカウント・フィールドとを含むことを特徴とする、上記(22)に記載の装置。

20 (24) SKPMG命令を検出したときに、将来スレッドが、SKPMG命令によって指定された複数の命令をデコードし、実行を行わずに識別された命令の実行を引き受け、メイン・スレッド・ディスパッチャがこの命令を潜在的将来スレッドの開始アドレス用のマーカとして扱い、SKPMG命令がコンパイル時に命令スレッドに挿入されることを特徴とする、上記(10)に記載の装置。

(25) SKPMG命令が1つの命令コード・フィールドと1つのカウント・フィールドとを含むことを特徴とする、上記(24)に記載の装置。

(26) スレッド管理ユニットが任意でフォークすることができることを特徴とする、上記(1)に記載の装置。

35 (27) 命令キャッシュがメイン・メモリで置き換えられることを特徴とする、上記(1)に記載の装置。

(28) 中央演算処理装置を備えたコンピュータ・システム上で命令を実行する方法において、(a)複数の命令からなる静的シーケンスをコンパイル時に生成し、その命令の静的シーケンスを分析して1組のフォーク点を判定するステップと、(b)コンパイル時に0個またはそれ以上のFORK命令を0個またはそれ以上のフォーク点に挿入するステップと、(c)メモリ内の固定位置から始まるメイン・メモリにその命令の静的シーケンスをロードし、その静的シーケンスのサブシーケンスを命令キ

ヤッショに転送するステップと、(d) 現行アドレスから始まるメイン・プログラム・カウンタによりそのシーケンスをアドレス指定することにより、命令キャッシュから命令シーケンスをメイン・スレッドとして取り出し、現行アドレスから始まり、まだ組み合わされていない1つまたは複数の将来スレッドがあるかどうかを判定するために検査するステップと、(e) 組み合わされていない将来スレッドの妥当性を検査するステップと、

(f) 0個またはそれ以上の組み合わされていない将来スレッドの有効に実行された部分をメイン・スレッドに組み合わせるステップと、(g) 取り出した命令をディスパッチャでデコードし、1つまたは複数の命令がFORK命令としてデコードされたかどうかを確認するために検査するステップと、(h) 命令がFORK命令以外の命令としてデコードされた場合に、命令依存関係を分析し、適切な機能ユニット上で実行するために命令をスケジューリングすることにより、メイン・スレッドを実行するステップと、(i) 完了ユニットにより命令実行を完了し、ステップ(d)からこのステップまでを繰り返すステップと、(j) 命令がFORK命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するステップと、(k) 使用可能資源がある場合に、FORK命令に関連するアドレスを将来プログラム・カウンタにロードすることにより、将来スレッドをフォークするステップと、(l) それぞれメイン・プログラム・カウンタとメイン・スレッド・ディスパッチャの代わりに将来プログラム・カウンタの1つと将来スレッド・ディスパッチャの1つを使用することによってステップ(d)～(h)を実行することにより、フォーキング・スレッドの実行と並列して将来スレッドを実行し、将来スレッドがメイン・スレッドと組み合わされるか、または将来スレッドがスレッド管理ユニットによって消去された場合に、将来スレッドの実行を中断するステップとを含むことを特徴とする方法。

(29) 前記ステップ(b)が、(b. 1) すべての将来スレッドの終わりにUNCOND\_SUSPEND命令を挿入するという追加のサブステップを有し、前記ステップ(l)が、(l. 1) UNCOND\_SUSPEND命令を検出したときに将来スレッドの実行を中断するという追加のサブステップを有し、前記ステップ(h)が、(h. 1) その対応将来スレッド以外のスレッドによって実行するために検出された場合に、UNCOND\_SUSPEND命令をNOPとして扱うという追加のサブステップを有することを特徴とする、上記(28)に記載の方法。

(30) 前記ステップ(b)が、(b. 2) すべてのUNCOND\_SUSPEND命令に対応する0個またはそれ以上のSUSPEND命令を挿入するという追加のサブステップを有し、前記ステップ(l)が、(l. 2) SUSPEND命令に関連するコンパイル時指定条件が実行時に偽と評価さ

れた場合に、SUSPEND命令に関連する依存性領域内の1組の命令を破棄するという追加のサブステップを有し、前記ステップ(h)が、(h. 2) その対応将来スレッド以外のスレッドによって実行するために検出された場合に、SUSPEND命令をNOPとして扱うという追加のサブステップを有することを特徴とする、上記(29)に記載の方法。

(31) 前記ステップ(b)が、(b. 3) 0個またはそれ以上のSKIP命令を将来スレッドに挿入するという追加のサブステップを有し、前記ステップ(l)が、

(l. 3) SKIP命令に続く指定の数の命令をデコードし、将来スレッドとしての実行中に、実行を行わずにその指定の数の命令の実行を引き受けるという追加のサブステップを有し、前記ステップ(h)が、(h. 3)

15 その対応将来スレッド以外のスレッドによって実行するために検出された場合に、SKIP命令をNOPとして扱うという追加のサブステップを有することを特徴とする、上記(30)に記載の方法。

(32) 前記ステップ(b)が、(b. 4) 0個または

20 それ以上のFSKIP命令を将来スレッドに挿入するという追加のサブステップを有し、前記ステップ(l)が、(l. 4) 将来スレッドとしての実行中にFSKIP命令に続く指定の数の命令の取出しをスキップし、関連マスクで識別されたレジスタに有効オペランドを保持するものとしてマークを付けるという追加のサブステップを有し、前記ステップ(h)が、(h. 4) その対応将来スレッド以外のスレッドによって実行するために検出された場合に、FSKIP命令をNOPとして扱うという追加のサブステップを有することを特徴とする、上記(30)に記載の方法。

(33) 前記ステップ(b)が、(b. 5) すべての将来スレッドの先頭にSKPMG命令を挿入するという追加のサブステップを有し、前記ステップ(l)が、(l. 5) SKIP命令に続く指定の数の命令をデコードし、将

35 来スレッドとしての実行中に、実行を行わずにその指定の数の命令の実行を引き受けるという追加のサブステップを有し、前記ステップ(h)が、(h. 5) その対応将来スレッド以外のスレッドによって実行するためにSKPMGが検出された場合に、SKPMG命令の命令アドレス以降について、過去に将来スレッドがフォークされたかどうかを判定するために検査するという追加のサブステップを有し、前記ステップ(d)が、(d. 1) メイン・プログラム・カウンタによりそのシーケンスをアドレス指定することにより、命令キャッシュから命令シーケンスを取り出すというステップで置き換えることを特徴とする、上記(30)に記載の方法。

(34) 前記ステップ(b)が、(b. 6) 0個またはそれ以上のFORK\_SUSPEND命令を0個またはそれ以上の潜在的フォーク点に挿入するというステップで置き換える、前記ステップ(j)が、(j. 1) 命令がFORK

\_SUSPEND命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するというステップで置き換えられ、前記ステップ (k) が、(k. 1) 使用可能資源がある場合に、FORK\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレッドをフォークするというステップで置き換えられ、前記ステップ (l) が、(l. 6) 関連するコンパイル時指定条件が実行時に真に該当しない場合に、将来スレッド内の命令の一部または全部の結果を破棄するという追加のサブステップを有することを特徴とする、上記（28）に記載の方法。

(35) 前記ステップ (b) が、(b. 7) 0個またはそれ以上のFORK\_S\_SUSPEND命令を0個またはそれ以上の潜在的フォーク点に挿入するというステップで置き換えられ、前記ステップ (j) が、(j. 2) 命令がFORK\_S\_SUSPEND命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するというステップで置き換えられ、前記ステップ (k) が、(k.

2) 使用可能資源がある場合に、FORK\_S\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレッドをフォークするというステップで置き換えられ、前記ステップ (l) が、(l. 7) 将来スレッドの先頭にある指定の数の命令をデコードし、これらの命令の実行を行わずに指定の数の命令の実行を引き受け、関連するコンパイル時指定条件が実行時に真に該当しない場合に、将来スレッド内の命令の一部または全部の結果を破棄するという追加のサブステップを有することを特徴とする、上記（28）に記載の方法。

(36) 前記ステップ (b) が、(b. 8) 0個またはそれ以上のFORK\_M\_SUSPEND命令を0個またはそれ以上の潜在的フォーク点に挿入するというステップで置き換えられ、前記ステップ (j) が、(j. 3) 命令がFORK\_M\_SUSPEND命令としてデコードされた場合に、追加の将来スレッドをフォークするために使用可能なマシン資源があるかどうかを判定するために検査するというステップで置き換えられ、前記ステップ (k) が、(k.

3) 使用可能資源がある場合に、FORK\_M\_SUSPEND命令に関連するアドレス（複数も可）を将来プログラム・カウンタ（複数も可）にロードすることにより、将来スレッドをフォークするというステップで置き換えられ、前記ステップ (l) が、(l. 8) 命令のソース・レジスター・オペランドに関連するコンパイル時指定条件が実行時に真に該当しない場合に、将来スレッド内の命令の一部または全部の結果を破棄するという追加のサブステップを有することを特徴とする、上記（28）に記載の方法。

05 (37) 前記ステップ (h) が、(h. 6) スレッド実行中のすべての分岐解決をTMユニットに連絡し、TMユニットがこの情報を使用して、間違った分岐アドレスにフォークされた将来スレッドとすべての依存スレッドを破棄する必要があるかどうかを判定するという追加のサブステップを有することを特徴とする、上記（28）に記載の方法。

10 (38) 前記ステップ (d) が、(d. 2) TMユニットが、事前フォーク済みスレッドのいずれかが既定のタイムアウト期間より長い間、組み合わされない状態を維持していたかどうかを判定するために検査し、このようなスレッドを破棄するという追加のサブステップを有することを特徴とする、上記（28）に記載の方法。

【図面の簡単な説明】

15 【図1】本発明の方法を実行すると思われる典型的なプロセッサ編成のハードウェアのブロック図である。

【図2】本発明の方法を実行すると思われる典型的なプロセッサ編成のハードウェアのブロック図である。

20 【図3】本発明の方法の諸ステップを示す流れ図である。

【図4】本発明の方法の諸ステップを示す流れ図である。

【図5】FORK命令の形式構造を示すブロック図である。

25 【図6】UNCOND\_SUSPEND命令の形式構造を示すブロック図である。

【図7】SUSPEND命令の形式構造を示すブロック図である。

【図8】FORK\_SUSPEND命令の形式構造を示すブロック図である。

30 【図9】SKIP命令の形式構造を示すブロック図である。

【図10】FORK\_S\_SUSPEND命令の形式構造を示すブロック図である。

【図11】FORK\_M\_SUSPEND命令の形式構造を示すブロック図である。

35 【図12】FSKIP命令の形式構造を示すブロック図である。

【図13】SKPMG命令の形式構造を示すブロック図である。

【図14】FORK、UNCOND\_SUSPEND、SUSPEND、FORK\_SUSP

40 ENDの各命令の形式構造のコード化の好ましい実施例を示す1組のブロック図である。

【図15】FORK、UNCOND\_SUSPEND、SUSPEND、FORK\_SUSP

ENDの各命令の形式構造のコード化の好ましい実施例を示す1組のブロック図である。

45 【図16】FORK、UNCOND\_SUSPEND、SUSPEND、FORK\_SUSP

ENDの各命令の形式構造のコード化の好ましい実施例を示す1組のブロック図である。

【図17】FORK、UNCOND\_SUSPEND、SUSPEND、FORK\_SUSP

ENDの各命令の形式構造のコード化の好ましい実施例を示す1組のブロック図である。

【図18】本発明で提案した命令の一部をアセンブリコード・サンプルで使用した場合を示す図である。

【図19】本発明で提案した命令の一部をアセンブリコード・サンプルで使用した場合を示す図である。

【図20】本発明で提案した命令の一部をアセンブリコード・サンプルで使用した場合を示す図である。

【符号の説明】

100 メモリ

110 命令キャッシュ

115 ポート

120 プログラム・カウンタ

130 スレッド管理ユニット

140 ディスパッチャ

141 命令バッファ

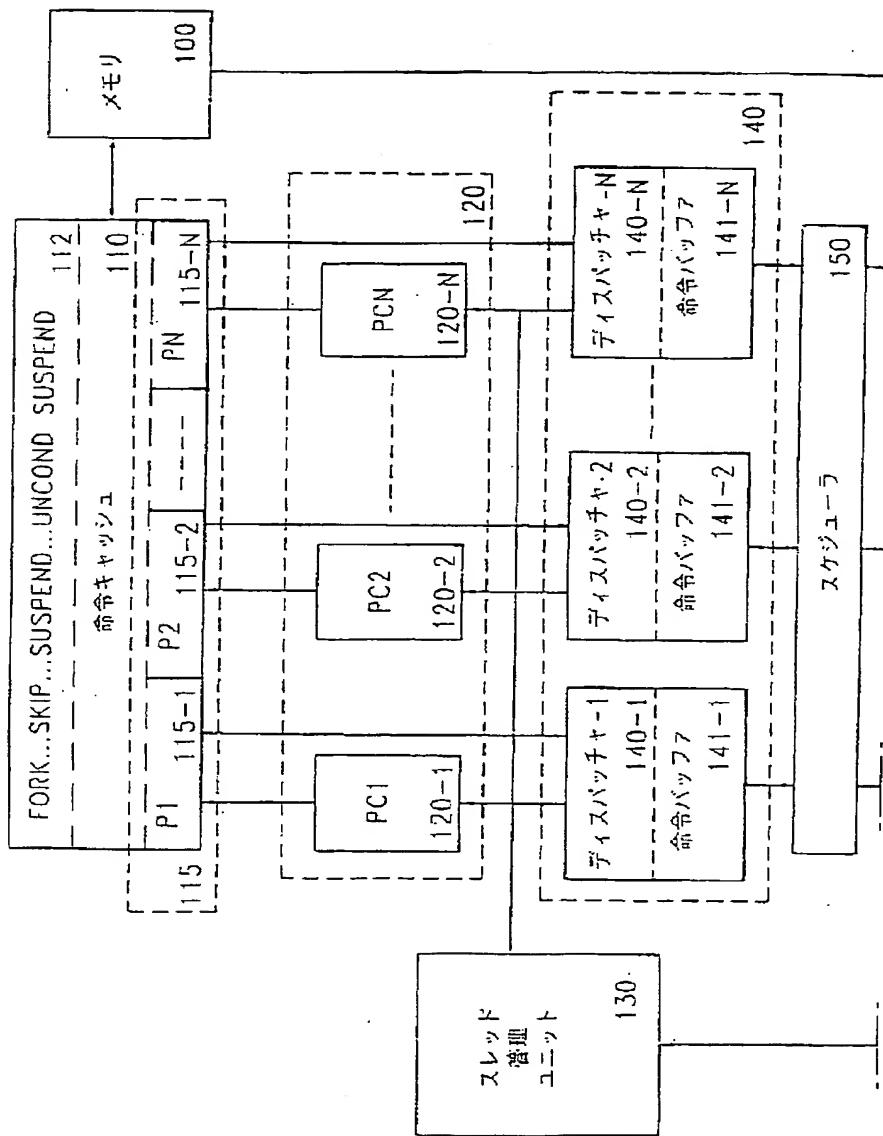
150 スケジューラ

160 レジスタ・ファイル

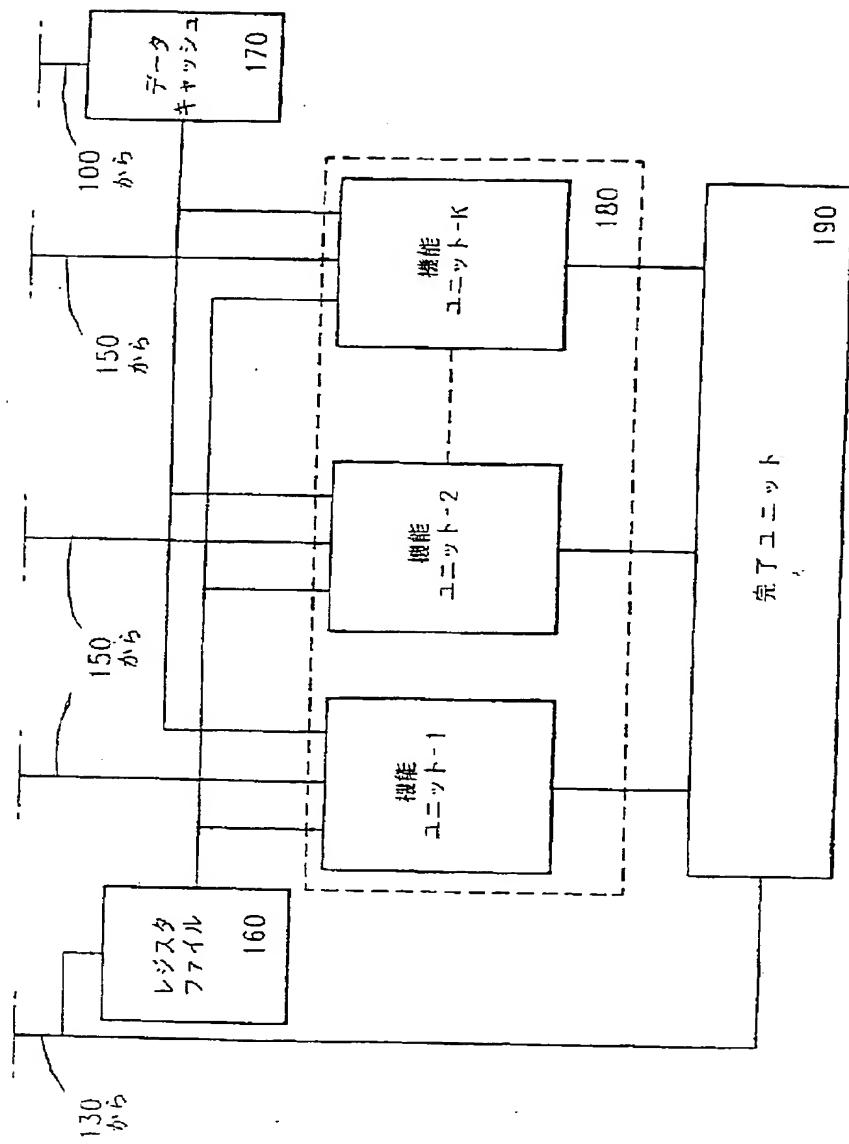
170 データ・キャッシュ

190 完了ユニット

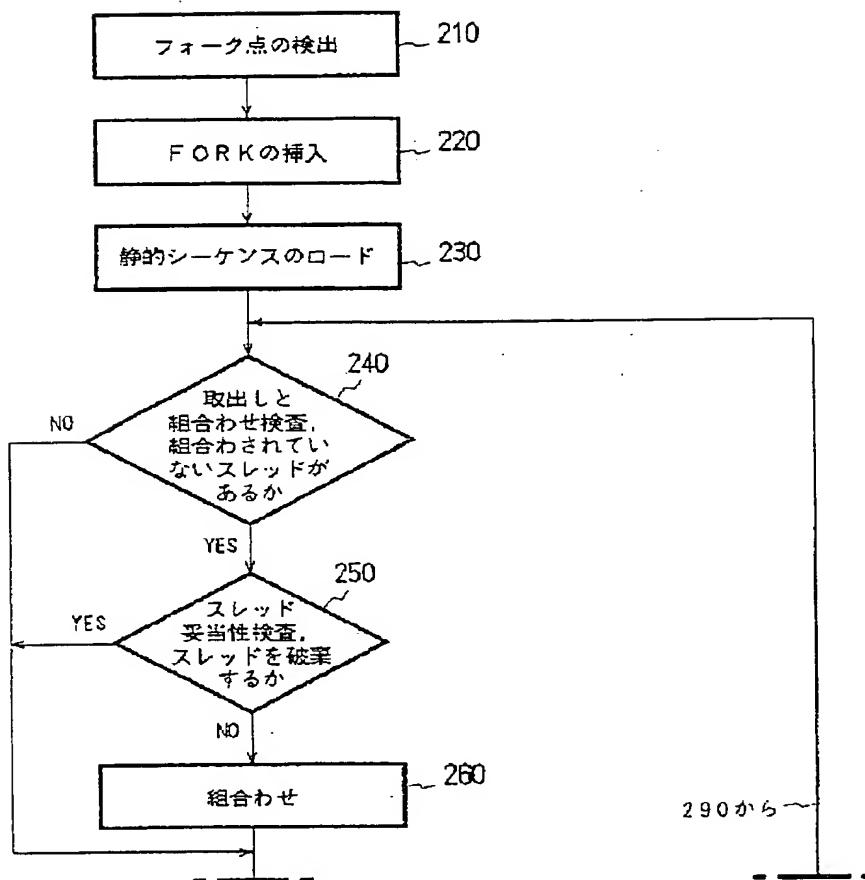
【図1】



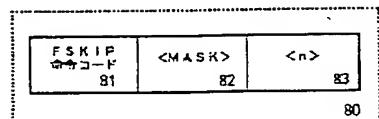
【図2】



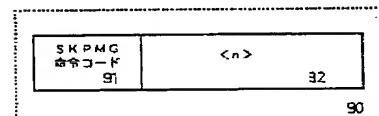
【図3】



【図12】

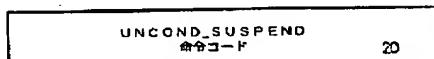
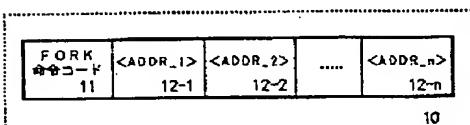


【図13】



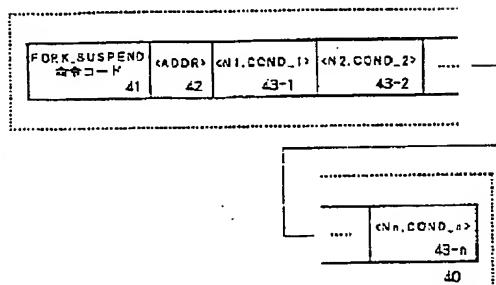
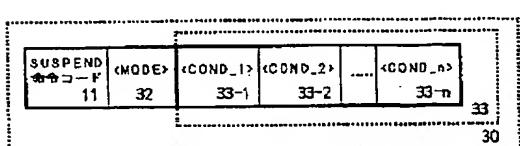
【図5】

【図6】

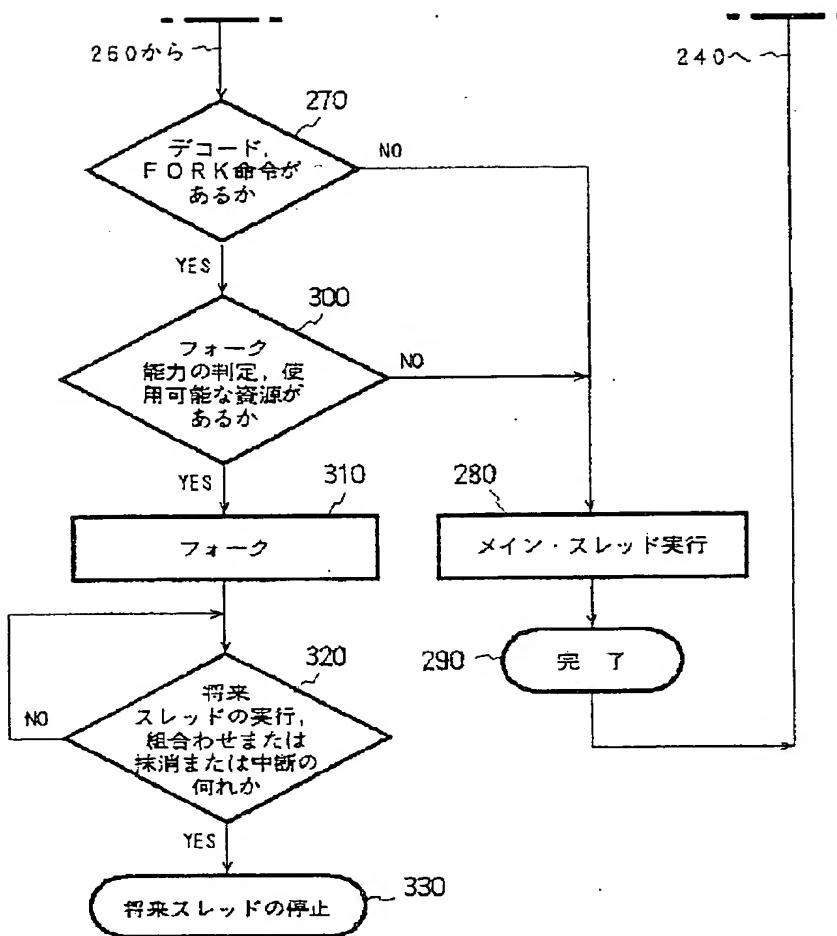


【図8】

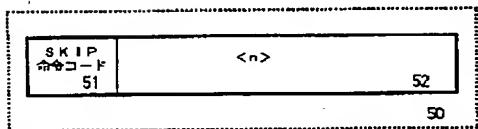
【図7】



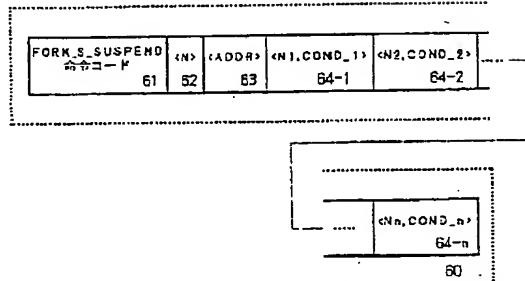
【図4】



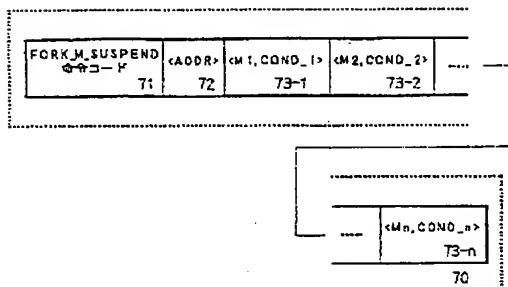
【図9】



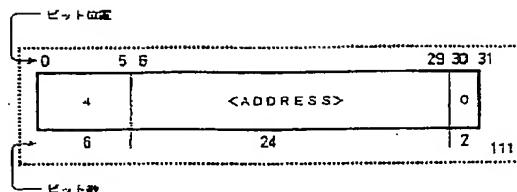
【図10】



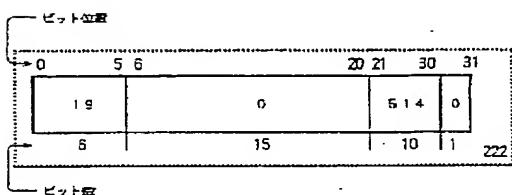
【図11】



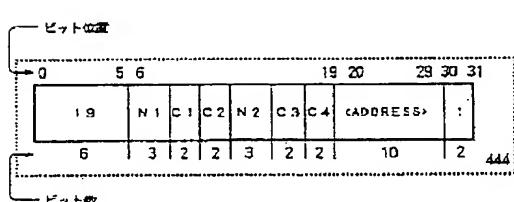
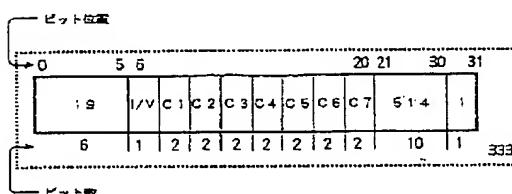
【図14】



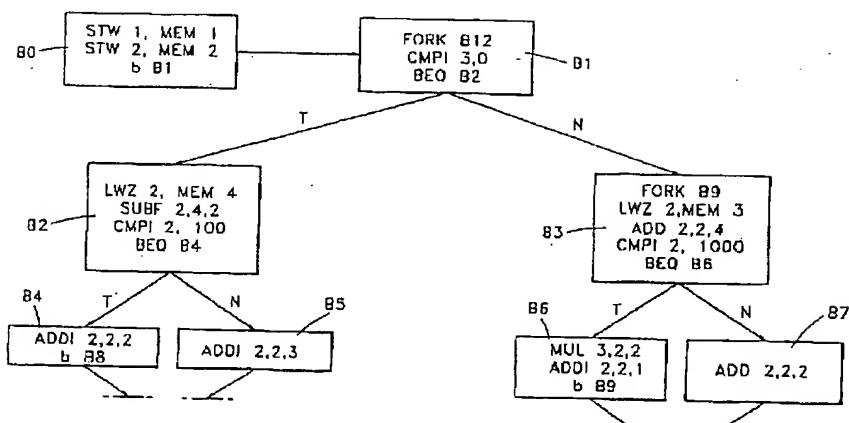
【図15】



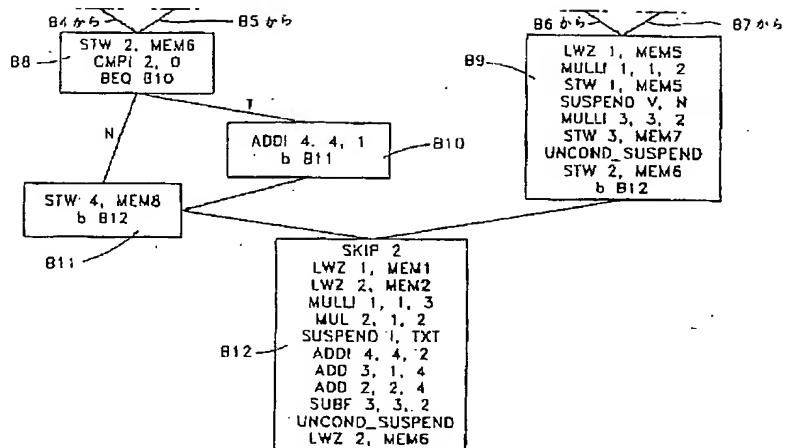
【図17】



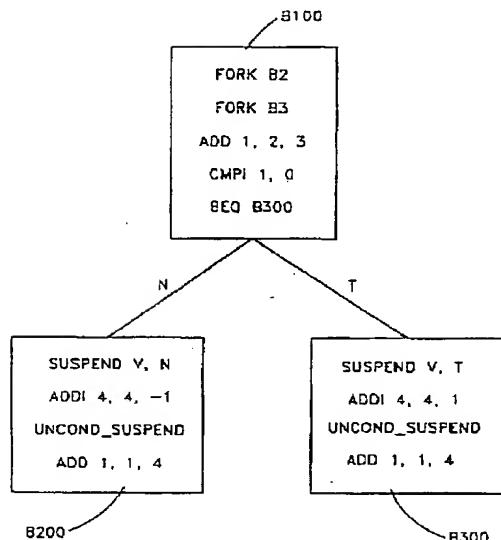
【図18】



【図19】



【図20】



フロントページの続き

(72) 発明者 チャールズ・マーシャル・バートン  
アメリカ合衆国07641 ニュージャージー  
州ハワース プロスペクト・アベニュー 45  
28

(72) 発明者 チャオ=メイ・チュアン  
アメリカ合衆国95014 カリフォルニア州  
キューパーティノ レインボウ・ドライブ  
7585 50

(72) 発明者 リン・フエ・ラム  
アメリカ合衆国10598 ニューヨーク州ヨ  
ークタウン・ハイツ ブラックベリー・レ  
ーン 770

(72) 発明者 ジョン・ケヴィン・オブライエン  
アメリカ合衆国10590 ニューヨーク州サ  
ウス・サーレム サーレム・ヒル・ロード  
ピー・オー・ボックス 370

(72) 発明者 キャスリン・メアリー・オブライエン  
アメリカ合衆国10590 ニューヨーク州サ  
ウス・サーレム サーレム・ヒル・ロード  
ピー・オー・ボックス 370